

**Серверная системная  
плата Intel®  
SE7230NH1-E  
начального уровня**

***Техническая спецификация  
продукции***



**Версия 1,3**

**Март 2006 года**

**Подразделение корпоративных  
платформ и служб**

---

**Описание**

<b>Дата</b>	<b>Номер редакции</b>	<b>Изменения</b>
Апрель 2005 года	0.5	Предварительная версия с возможностью изменений.
Июль 2005 года	0.9	Обновление программы BIOS Setup, диаграммы разъемов и перемычек.
Октябрь	1.2	Обновление информации о программе BIOS Setup и сетевых адаптерах.
Март 2006 года	1.3	Обновление, индикаторы активности сетевых соединений, BIOS, мониторинг работы вентиляторов.

## **Отказ от ответственности**

ИНФОРМАЦИЯ, ПРИВЕДЕННАЯ В ЭТОМ ДОКУМЕНТЕ, СВЯЗАНА С СООТВЕТСТВУЮЩЕЙ ПРОДУКЦИЕЙ INTEL®. Этот документ никоим образом, в том числе процессуальным порядком или иным способом, не предоставляет прямых или косвенных прав на использование интеллектуальной собственности. КОРПОРАЦИЯ INTEL НЕ ПРИНИМАЕТ НА СЕБЯ НИКАКОЙ ОТВЕТСТВЕННОСТИ, СВЕРХ ОГОВОРЕННОЙ В УСТАНОВЛЕННЫХ INTEL УСЛОВИЯХ ПРОДАЖИ ПРОДУКЦИИ ДАННОГО ТИПА. INTEL НЕ ПРИНИМАЕТ НА СЕБЯ НИКАКОЙ ОТВЕТСТВЕННОСТИ И ОБЯЗАТЕЛЬСТВ, ВЫРАЖЕННЫХ ЯВНО ИЛИ ПОДРАЗУМЕВАЕМЫХ, СВЯЗАННЫХ С ПРОДАЖЕЙ И ИСПОЛЬЗОВАНИЕМ ЕЕ ПРОДУКЦИИ, ВКЛЮЧАЯ ГАРАНТИЙНЫЕ ОБЯЗАТЕЛЬСТВА И ОТВЕТСТВЕННОСТЬ, ОТНОСЯЩИЕСЯ К АДЕКВАТНОСТИ ПРОДУКЦИИ ДЛЯ КОНКРЕТНЫХ ПРИМЕНЕНИЙ, ГАРАНТИИ ПРИБЫЛИ, СОБЛЮДЕНИЮ ПАТЕНТНОГО ПРАВА, АВТОРСКОГО ПРАВА И ПРОЧИХ ПРАВ НА ИНТЕЛЛЕКТУАЛЬНУЮ СОБСТВЕННОСТЬ. Данная продукция Intel не предназначена для использования в области медицины или спасения жизни, а также в системах жизнеобеспечения. Корпорация Intel оставляет за собой право вносить изменения в спецификации продукции и соответствующую документацию в любое время без уведомления.

Разработчики не должны полагаться на отсутствие пометок «reserved» или «undefined» на каких-либо характеристиках или инструкциях. Intel оставляет за собой право вносить такие пометки в будущем и не несет никакой ответственности за конфликты или несовместимости, возникающие из-за них.

В настоящем документе содержится информация по продукции, находящейся в стадии разработки. Приведенная информация не является окончательной для данной продукции. Измененная информация будет опубликована после выхода продукции. Перед окончательным выбором конструкции свяжитесь с местным офисом продаж, чтобы убедиться, что у вас имеются самые последние данные.

Серверная системная плата Intel® SE7230NH1-E начального уровня может иметь выявленные конструкционные дефекты или ошибки, известные как список выявленных недостатков (errata). Эти дефекты могут влиять на характеристики продукции и быть причиной их несоответствия опубликованным спецификациям. Сведения о выявленных погрешностях и отклонениях предоставляются по требованию.

Настоящий документ и описываемое в нем программное обеспечение поставляется только в рамках программы лицензирования и может использоваться или копироваться только в соответствии с условиями лицензии. Информация, содержащаяся в настоящем пособии, предназначена для использования исключительно в информационных целях, может быть изменена без предварительного предупреждения, и не должна рассматриваться как обязательство корпорации Intel. Корпорация Intel не несет никакой ответственности за любые неточности или ошибки, которые могут содержаться в настоящем документе или в любом программном обеспечении, поставляемом в комплекте с настоящим документом.

Данный документ или его часть нельзя воспроизводить, хранить в поисковых системах или передавать в любой форме и любыми способами (электронными, механическими, путем копирования, записи или иными) без предварительного письменного разрешения корпорации Intel, за исключением случаев, предусмотренных лицензионным соглашением.

Intel, Pentium®, Itanium и Xeon являются товарными знаками или зарегистрированными товарными знаками корпорации Intel и ее подразделений в США и других странах.

\* Другие наименования и товарные знаки являются собственностью своих законных владельцев.

Корпорация Intel, 2006 ©.

# Содержание

<b>1. Введение</b> .....	<b>1</b>
1.1 Оглавление.....	1
1.2 Отказ от ответственности за последствия использования серверной платы .....	2
<b>2. Обзор серверной системной платы</b> .....	<b>3</b>
2.1 Характеристики серверной платы Intel® SE7230NH1-E .....	3
<b>3. Функциональная архитектура</b> .....	<b>11</b>
3.1 Подсистема процессора.....	12
3.1.1 Регулятор напряжения процессора (VRD) .....	13
3.1.2 Логика изменения конфигурации .....	13
3.1.3 Поддержка процессоров.....	13
3.2 Набор микросхем Intel® E7230 .....	14
3.2.1 Контроллер-концентратор памяти (MCH) .....	14
3.2.2 Концентратор PCI-X (PXH) .....	19
3.2.3 Блок контроллеров ввода/вывода .....	19
3.3 Подсистема памяти .....	21
3.3.1 Конфигурация модулей памяти .....	22
3.3.2 Поддержка модулей DIMM .....	24
3.4 Подсистема ввода/вывода .....	25
3.4.1 Подсистема PCI .....	25
3.4.2 Маршрутизация прерываний.....	26
3.5 Обработка ошибок PCI .....	29
3.5.1 Поддержка видео .....	32
3.5.2 Сетевые адаптеры (NIC).....	33
3.5.3 Микросхема суперконтроллера ввода/вывода .....	35
3.5.4 Флэш-память BIOS.....	37
3.5.5 Поддержка восстановления системы .....	37
3.6 Замена резервной батареи .....	37
<b>4. BIOS</b> .....	<b>39</b>
4.1 Утилита BIOS Setup .....	39
4.1.1 Локализация .....	39
4.1.2 Переустановка конфигурации.....	39
4.1.3 Команды с клавиатуры.....	40
4.1.4 Вход в утилиту BIOS Setup .....	41
4.2 Обновления BIOS .....	52
4.2.1 Подготовка к обновлению .....	52
4.2.2 Запись текущих настроек BIOS .....	52
4.2.3 Загрузка утилиты обновления.....	53
4.2.4 Создание загрузочной дискеты .....	53

4.2.5	Инструкция по обновлению BIOS с помощью средства iFlash .....	53
4.2.6	Инструкция по обновлению BIOS с помощью Express BIOS .....	54
4.2.7	Восстановление настроек CMOS после обновления BIOS .....	54
4.3	Перезагрузка ОС, переход в режим сна и пробуждение .....	56
4.3.1	Расширенный интерфейс управления конфигурацией и питанием (ACPI) .....	56
<b>5.</b>	<b>Архитектура управления платформой .....</b>	<b>59</b>
5.1	Кнопка Reset .....	59
5.2	Кнопка диагностического прерывания (Кнопка NMI на контрольной панели) .....	59
<b>6.</b>	<b>Сообщения об ошибках и обработка ошибок .....</b>	<b>61</b>
6.1.1	Звуковые коды ошибок BIOS издаваемые в ходе проверки POST ...	61
6.1.2	Журнал событий BIOS .....	62
6.1.3	Контрольные точки POST-кода .....	64
6.1.4	Контрольные точки кода инициализации загрузочного блока .....	67
6.1.5	Контрольные точки кода восстановления загрузочного блока .....	68
6.1.6	Контрольные точки кода DIM .....	69
6.1.7	Контрольные точки выполнения интерфейса ACPI .....	69
6.2	Диагностические индикаторы .....	70
6.2.1	Коды диагностических индикаторов прохождения процедуры POST .....	71
<b>7.</b>	<b>Разъемы и блоки перемычек .....</b>	<b>77</b>
7.1	Разъемы питания .....	77
7.1.1	Главный разъем питания .....	77
7.2	Адаптивный разъем Intel .....	78
7.3	Разъем I <sup>2</sup> C .....	82
7.4	Разъем IDE .....	83
7.4.1	Коннектор OEM RMC .....	83
7.5	Разъем передней панели .....	84
7.6	Разъемы ввода/вывода .....	85
7.6.1	Разъем VGA .....	85
7.6.2	Разъемы сетевых адаптеров .....	85
7.6.3	Разъем ATA-100 .....	86
7.6.4	Разъемы SATA .....	86
7.6.5	Разъем контроллера флоппи-диска .....	87
7.6.6	Разъемы последовательных портов .....	87
7.6.7	Разъем для подключения клавиатуры и мыши .....	88
7.6.8	Разъем USB .....	88
7.7	Коннекторы вентиляторов .....	89
7.8	Другие разъемы .....	90
7.8.1	Коннектор датчика вскрытия корпуса .....	90
7.8.2	Разъем светового индикатора работы жесткого диска .....	90

7.8.3	Разъемы задней панели ввода/вывода.....	91
7.8.4	Индикаторы идентификации системы – только конфигурация LX...	91
7.8.5	Индикаторы кодов процедуры POST .....	91
7.9	Блоки переключателей .....	91
7.9.1	Переключатели «Сброс CMOS» и «Режим обслуживания системы» .....	91
<b>8.</b>	<b>Абсолютные максимальные ограничения .....</b>	<b>93</b>
8.1	Результаты теста «среднее время безотказной работы» (MTBF) .....	93
<b>9.</b>	<b>Проектные условия и спецификации окружающей среды .....</b>	<b>95</b>
9.1	Параметры энергопотребления серверной платы Intel® SE7230NH1-E .....	95
9.2	Спецификации блока питания .....	96
9.2.1	Требования к синхронизации питания .....	96
9.2.2	Динамическая нагрузка.....	100
9.2.3	Колебания сети переменного тока.....	100
9.2.4	Спецификация колебаний сети переменного тока.....	102
9.3	Соответствие продукции нормам и правилам .....	102
9.3.1	Соответствие продукции нормам безопасности.....	102
9.3.2	Соответствие требованиям по электромагнитной совместимости – Класс А.....	102
9.3.3	Сертификаты / регистрация / декларации.....	103
9.3.4	Соответствие требованиям по ограничению содержания вредных веществ (RoHS) .....	103
9.3.5	Соответствие продукции нормам и правилам маркировки.....	104
9.4	Замечания по электромагнитной совместимости .....	104
9.4.1	FCC (США) .....	104
9.4.2	Канада (ICES-003) .....	105
9.4.3	Европа (декларация соответствия ЕС) .....	106
9.4.4	Декларация соответствия нормам Тайваня (BSMI) .....	106
9.4.5	Соответствие стандарту RRL (Корея) .....	106
9.4.6	Австралия / Новая Зеландия.....	106
9.5	Среднее время наработки на отказ .....	107
9.6	Механические спецификации .....	107
<b>10.</b>	<b>Аппаратный мониторинг .....</b>	<b>111</b>
10.1	Компоненты мониторинга системы .....	111
10.1.1	Управление скоростью вентиляторов.....	112
10.1.2	Вскрытие корпуса.....	113
	<b>Глоссарий.....</b>	<b>115</b>
	<b>Справочная документация .....</b>	<b>119</b>

## Список рисунков

Рисунок 1. Схема расположения компонентов серверной платы Intel® SE7230NH1-E (версия LX) .....	6
Рисунок 2. Диаграмма серверной платы Intel® SE7230NH1-E (LC) начального уровня .....	8
Рисунок 3. Блок-схема серверной платы Intel® SE7230NH1-E начального уровня .....	11
Рисунок 4. Маркировка банков памяти .....	23
Рисунок 5. Диаграмма маршрутизации прерываний .....	29
Рисунок 6. Диаграмма маршрутизации прерываний ICH7R .....	30
Рисунок 7. Диаграмма маршрутизации прерываний PXH-V .....	31
Рисунок 8. Разъемы ввода/вывода задней панели (не расписывается) .....	91
Рисунок 9. Синхронизация выходного напряжения .....	97
Рисунок 10. Время включения/выключения (сигналы блока питания) .....	99
Рисунок 11. Серверная системная плата Intel® SE7230NH1-E начального уровня – Механическая схема .....	108
Рисунок 12. SKU 1 вертикальная компоновка, механическое извлечение панели ввода-вывода .....	109
Рисунок 13. SKU 2 вертикальная компоновка, механическое извлечение панели ввода-вывода .....	110
Рисунок 14. Блок-схем управления скоростью вентиляторов .....	112

## Список таблиц

Таблица 1. Схема расположения компонентов серверной системной платы .....	7
Таблица 2. Схема расположения компонентов серверной системной платы .....	9
Таблица 3. Таблица поддерживаемых процессоров.....	14
Таблица 4. Поддерживаемые модули DDR2 .....	16
Таблица 5. Сегмент В идентификация конфигурации.....	17
Таблица 6. Сегмент В – Арбитраж соединений .....	17
Таблица 7. Сегмент D идентификация конфигурации.....	18
Таблица 8. Сегмент D – Арбитраж соединений .....	18
Таблица 9. Сегмент E – Соединения .....	18
Таблица 10. Маркировка банков памяти и порядок установки модулей DIMM .	23
Таблица 11. Характеристики одноканальных и двухканальных конфигураций с динамическим режимом и без него .....	24
Таблица 12. Характеристики сегментов шины PCI .....	25
Таблица 13. Сегмент А идентификация конфигурации .....	26
Таблица 14. Сегмент А: Атрибуты разъемов .....	26
Таблица 15. Маршрутизация прерываний/Общее использование PCI и PCI-X ..	27
Таблица 16. Определения прерываний .....	28
Таблица 17. Видеорежимы .....	32
Таблица 18. Индикаторы состояния разъемов сетевых соединений .....	34
Таблица 19. Intel® 82573E/V (NIC 1) .....	34
Таблица 20. Гигабитный сетевой контроллер Intel® 82541PI (NIC 2) .....	34
Таблица 21. Intel® 82573E/V и Гигабитный контроллер Intel® 82541, AA D13543-400, D18675-400 и более поздний .....	35
Таблица 22. Схема контактов коннектора для последовательного порта А.....	36
Таблица 23. Опции панели команд с клавиатуры программы BIOS Setup .....	40
Таблица 24. Опции меню Main программы BIOS Setup.....	42
Таблица 25. Подменю Additional System Information программы BIOS Setup....	43
Таблица 26. Опции меню Advanced программы BIOS Setup.....	44
Таблица 27. Подменю Boot Configuration, меню Advanced Menu, программы BIOS Setup.....	44
Таблица 28. Подменю Peripheral Configuration, меню Advanced Menu, программы BIOS Setup.....	45
Таблица 29. Опция меню Drive Configuration, меню Advanced , программы BIOS Setup.....	45
Таблица 30. Подменю Floppy Configuration, меню Advanced Menu, программы BIOS Setup.....	46
Таблица 31. Подменю Event Log Configuration, меню Advanced Menu, программы BIOS Setup.....	47

Таблица 32. Подменю Video Configuration, меню Advanced Menu, программы BIOS Setup.....	47
Таблица 33. Подменю Chipset Configuration, меню Advanced Menu, программы BIOS Setup.....	47
Таблица 34. Опция подменю Memory Configuration, подменю Chipset Configuration, меню Advanced Menu, программы BIOS Setup .....	48
Таблица 35. Опция подменю PCI Express* Configuration, подменю Chipset Configuration, меню Advanced Menu, программы BIOS Setup .....	48
Таблица 36. Опция подменю Подменю USB Mass Storage Device Configuration, меню Advanced программы BIOS Setup.....	49
Таблица 37. Опции меню Security программы BIOS Setup.....	49
Таблица 38. Меню Power программы BIOS Setup .....	50
Таблица 39. Меню Boot программы BIOS Setup .....	51
Таблица 40. Меню Exit программы BIOS Setup.....	52
Таблица 41. Поддерживаемые события пробуждения.....	57
Таблица 42. Звуковые сигналы BIOS .....	61
Таблица 43. Звуковые сигналы BIOS .....	61
Таблица 44. Сообщения об ошибках POST и обработка ошибок .....	63
Таблица 45. Контрольные точки POST-кода .....	64
Таблица 46. Контрольные точки кода инициализации загрузочного блока.....	67
Таблица 47. Контрольные точки кода восстановления загрузочного блока .....	68
Таблица 48. Контрольные точки кода DIM .....	69
Таблица 49. Контрольные точки выполнения интерфейса ACPI.....	69
Таблица 50. Индикатор кода процедуры POST (пример).....	70
Таблица 51. Коды прохождения процедуры POST загрузочного блока .....	71
Таблица 52. Коды хода POST .....	72
Таблица 53. Схема контактов разъема питания (J6G1).....	77
Таблица 54. Схема контактов разъема питания дополнительного процессора (J1B2).....	77
Таблица 55. Схема контактов адаптивного разъема Intel (J6B2).....	78
Таблица 56. Схема контактов разъема HSBP (J9E1) .....	82
Таблица 57. Схема контактов 40-контактного разъема ATA (J7J2).....	83
Таблица 58. Схема контактов разъема RMC (J9D1) .....	83
Таблица 59. Схема контактов 34-контактного коннектора для передней панели (J9J3).....	84
Таблица 60. Схема контактов разъема VGA (J2A1) .....	85
Таблица 61. Схема контактов сетевого адаптера NIC1-82541PI(10/100/1000) (J5A2).....	85
Таблица 62. Схема контактов сетевого адаптера NIC2-Intel® 82573E/V (10/100/1000) (JA4A1) .....	86
Таблица 63. Схема контактов разъемов SATA (J9G2, J9H1, J9J2, J8J1).....	86

Таблица 64. Схема контактов стандартного 34-контактного разъема для подключения флоппи-дисководов (J7J3).....	87
Таблица 65. Схема контактов внешнего последовательного порта A (DB9) (J2A1) .....	87
Таблица 66. Схема контактов разъемов PS/2 для подключения клавиатуры и мыши (J1A1) .....	88
Таблица 67. Схема контактов разъема USB (J5A2) .....	88
Таблица 68. Схема контактов опционального разъема USB (J9F2).....	89
Таблица 69. Схем контактов 3-контактного разъема вентилятора (передняя J6J1, задняя J3B1) .....	89
Таблица 70. Схем контактов 4-контактного разъема вентилятора (передняя J5J2, задняя J4B1, процессора J2D1) .....	89
Таблица 71. Схем контактов 8-контактного разъема вентилятора (с лева на право – J5J1, J4J1, J4J3, J4J2).....	90
Таблица 72. Схема контактов разъема кабеля вскрытия (J9A1) .....	90
Таблица 73. Схема контактов разъема светоиндикатора жесткого диска (J1E1) Pin-Out.....	90
Таблица 74. Режим обслуживания системы (J9H3) .....	92
Таблица 75. Перемычка «Сброс CMOS» (J9G3) .....	92
Таблица 76. Абсолютные максимальные ограничения .....	93
Таблица 77. Параметры энергопотребления платы .....	95
Таблица 78. Спецификации напряжения системной платы .....	96
Таблица 79. Синхронизация выходного напряжения.....	96
Таблица 80. Синхронизация включения/выключения питания .....	98
Таблица 81. Требования к переходной нагрузке.....	100
Таблица 82. Переходные характеристики спадов в сети переменного тока ....	101
Таблица 83. Переходные характеристики всплесков в сети переменного тока.....	101
Таблица 84. Сертификационная маркировка продукции.....	104
Таблица 85. Среднее время наработки на отказ .....	107
Таблица 86. Компоненты мониторинга системы .....	111

**< Данная страница преднамеренно оставлена пустой. >**

# 1. Введение

---

*Техническая спецификация серверной платформы Intel® SE7230NH1-E для систем базового уровня* содержит подробное техническое описание архитектуры и характеристик всех функциональных подсистем серверной платы.

## 1.1 Оглавление

Настоящий документ состоит из следующих глав:

- Глава 1 – Введение
- Глава 2 – Описание серверной платы
- Глава 3 – Функциональная архитектура
- Глава 4 – Системная BIOS
- Глава 5 – Архитектура управления платформой
- Глава 6 – Обработка ошибок и сообщения об ошибках
- Глава 7 – Разъемы и блоки перемычек
- Глава 8 – Абсолютные максимальные ограничения
- Глава 9 – Проектные условия и спецификации окружающей среды
- Глава 10 – Управление аппаратными средствами
- Приложение А – Рекомендации по интеграции и использованию
- Глоссарий
- Справочная документация

## 1.2 Отказ от ответственности за последствия использования серверной платы

Серверные платы производства корпорации Intel содержат интегрированные с высокой плотностью компоненты питания и компоненты VLSI\*, для охлаждения которых требуется адекватный воздушный поток. Процедура разработки и тестирования корпусов в корпорации Intel гарантирует, что при совместном использовании серверных компонентов Intel® полностью интегрированная система будет удовлетворять требования к температуре этих компонентов. Системный интегратор, решающий не использовать серверные компоненты Intel®, обязан ознакомиться со спецификациями поставщиков и рабочими параметрами оборудования, чтобы убедиться в наличии воздушного потока, достаточного для конкретных условий эксплуатации. Корпорация Intel не несет ответственность за неисправность компонентов серверной платы или самой серверной платы, если условия их эксплуатации не соответствуют установленным.

## 2. Обзор серверной системной платы

---

Серверная системная плата SE7230NH1-E представляет собой монолитную печатную плату с набором функций, предназначенным для общецелевого рынка серверов.

### 2.1 Характеристики серверной платы Intel® SE7230NH1-E

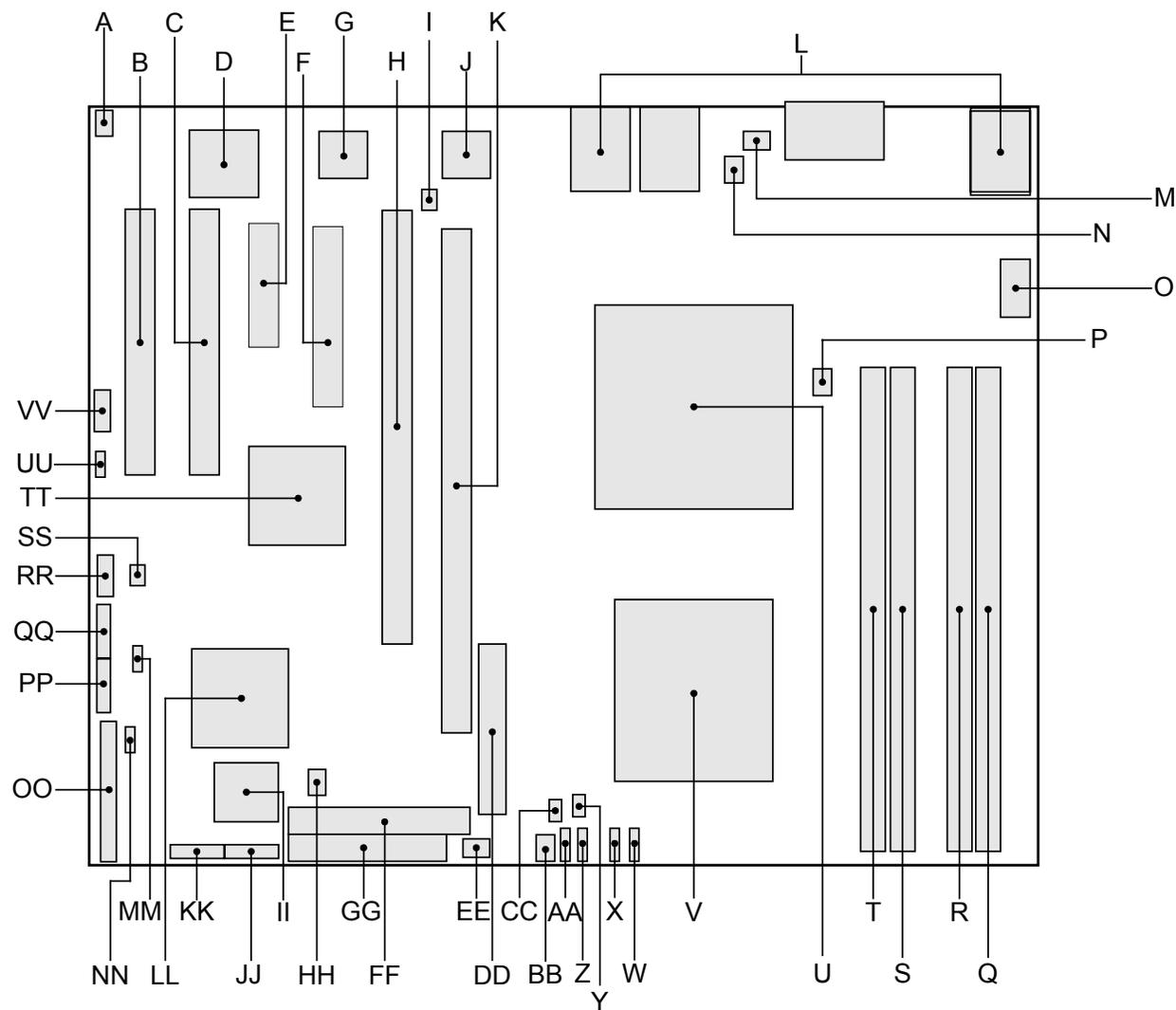
Серверная плата Intel® SE7230NH1-E имеет следующий набор возможностей:

- Поддержка процессора и системной шины (FSB)
  - Поддержка процессоров Pentium® Extreme Edition, Pentium® D, Pentium® 4 и Celeron® D в корпусе Intel® LGA775
  - Поддержка двухъядерной архитектуры Intel®
  - Поддержка технологии Hyper-Threading
  - Поддержка технологии Intel® Extended Memory System 64 (Intel® EM64T)
- Компоненты набора микросхем Intel® E7230
  - Контроллер-концентратор памяти (MCH) Intel® E7230
  - Контроллер-концентратор ввода/вывода Intel® (ICH7R)
  - Концентратор Intel® 6702 PXH-V-V PCI-X\* (только конфигурация LX)
  - Очередь глубиной 12 позиций
- Системная память
- 4 разъема DIMM поддерживающих модули памяти DDR2 DIMM 400/533/667 МГц36
- Ширина пропускной способности на канал – 4,2 ГБ/с или 8,4 ГБ/с в двухканальной системе при использовании памяти DDR2 667 МГц
- Использование до двух каналов DDR2 с совокупной поддержкой 4 модулей DIMM (2 модуля DIMM на канал), обеспечивающих максимальный объем памяти до 8 ГБ.
- Поддержка модулей памяти DRAM объемом 256 МБ, 512 МБ и 1 ГБ и 2 ГБ.
- Подсистема ввода/вывода
- Подсистема ввода/вывода платы LX (5 независимых шин PCI):
  - Сегмент А: Два универсальных разъема PCI 32-бит/33-МГц 3,3В обеспечивают установку полноразмерных плат расширения PCI (*адаптеры, требующие напряжения питания 5В, не поддерживаются*). На системной плате также расположен встроенный гигабитный Ethernet-контроллер Intel® 10/100/1000 82541PI (соответствует спецификации PCI ред. 2.3)
  - Сегмент В: Один из ресурсов x1 PCI Express\* зарезервирован для гигабитного Ethernet-контроллера Intel® 10/100/1000 82573E/V

- Сегмент С: Один из ресурсов x1 PCI Express\* реализован как один разъем x4 PCI Express\*, поддерживающий платы расширения PCI Express\* x1/x2/x4
- Сегмент D: Ресурс x4 PCI Express\* поддерживает PXH-V-V PCI-X Hub. PXH-V-V обеспечивает один выделенный разъем PCI-X\* 64/100МГц и участок PCI-X в разъеме Intel Adaptive Slot
- Сегмент E: Один ресурс x8 PCI Express\* поддерживает участок PCI Express\* в разъеме Intel Adaptive Slot. Поддерживает платы x1/x2/x4/x8 PCI Express\* с помощью дополнительной платы
- Подсистема ввода/вывода платы LC (5 независимых шин PCI):
  - Сегмент А: Два универсальных разъема PCI 32-бит/33-МГц 3,3В обеспечивают установку полноразмерных плат расширения PCI (*адаптеры, требующие напряжения питания 5В, не поддерживаются*). На системной плате также расположен встроенный гигабитный Ethernet-контроллер Intel® 10/100/1000 82541PI (соответствует спецификации PCI ред. 2.3).
  - Сегмент В: Один из ресурсов x1 PCI Express\* зарезервирован для гигабитного Ethernet-контроллера Intel® 10/100/1000 82573E/V
  - Сегмент С: Один из ресурсов x1 PCI Express\* реализован как один разъем x4 PCI Express\*, поддерживающий платы расширения PCI Express\* x1/x2/x4
  - Сегмент D: Один из ресурсов x4 PCI Express\* реализован как один разъем x8 PCI Express\*, поддерживающий платы расширения PCI Express\* x1/x2/x4x8
  - Сегмент E: Один из ресурсов x8 PCI Express\* реализован как один разъем x8 PCI Express\*, поддерживающий платы расширения PCI Express\* x1/x2/x4x8
- Встроенный контроллер SATA
- Четыре независимых порта SATA поддерживают пропускную способность в 1,5 Гбит/с (150 МБ/с) на каждый порт
- Контроллер IDE
  - Один разъем IDE поддерживающий до двух ATA -100-совместимых устройств
- Универсальная последовательная шина 2.0 (USB)
- 2 внешних порта USB с дополнительным внутренним коннектором для подключения 2 дополнительных портов USB на передней панели.
  - Поддержка пробуждения из режима сна S1-S4 (S3 не поддерживается)
  - Поддержка разъемов стандартной клавиатуры/мыши при использовании переходника PS2-USB

- Сегмент шины LP (Low Pin Count) с одним встроенным устройством
  - Микросхема контроллера ввода/вывода, обеспечивающая все PC-совместимые устройства ввода/вывода (флоппи, последовательные, клавиатура, мышь, два последовательных COM-порта), и мониторинг аппаратного обеспечения
  - Микросхема контроллера ввода/вывода LC = SMC\* LP47M182NR
  - Микросхема контроллера ввода/вывода LX = National Semiconductor\* PC8374LOIBU
- SSI-совместимые разъемы для поддержки интерфейса SSI
- Стандартный разъем передней панели Intel 34pin SSI и разъемы питания 2x12 и 2x4
- Поддержка вентиляторов
- Вентиляторы:
  - Три общих трехштырьковых разъема для вентиляторов
  - Три общих 4-контактных разъема для вентиляторов
  - Один четырехштырьковый разъем для вентилятора процессора (требуется радиатор с вентилятором)
  - Четыре восьмиштырьковых двойных вентилятора для размещения с высокой плотностью (Intel High Density) (серверный корпус Intel® SC1475 и серверная платформа Intel® SR1474NH1-E)
- Диагностические индикаторы, отображающие код POST при загрузке

На следующем рисунке показано расположение компонентов системной платы начального уровня для серверов Intel® SE7230NH1-E (версия LX). Каждый разъем и значительный компонент имеет буквенный идентификатор и перечислены в Таблица 2.

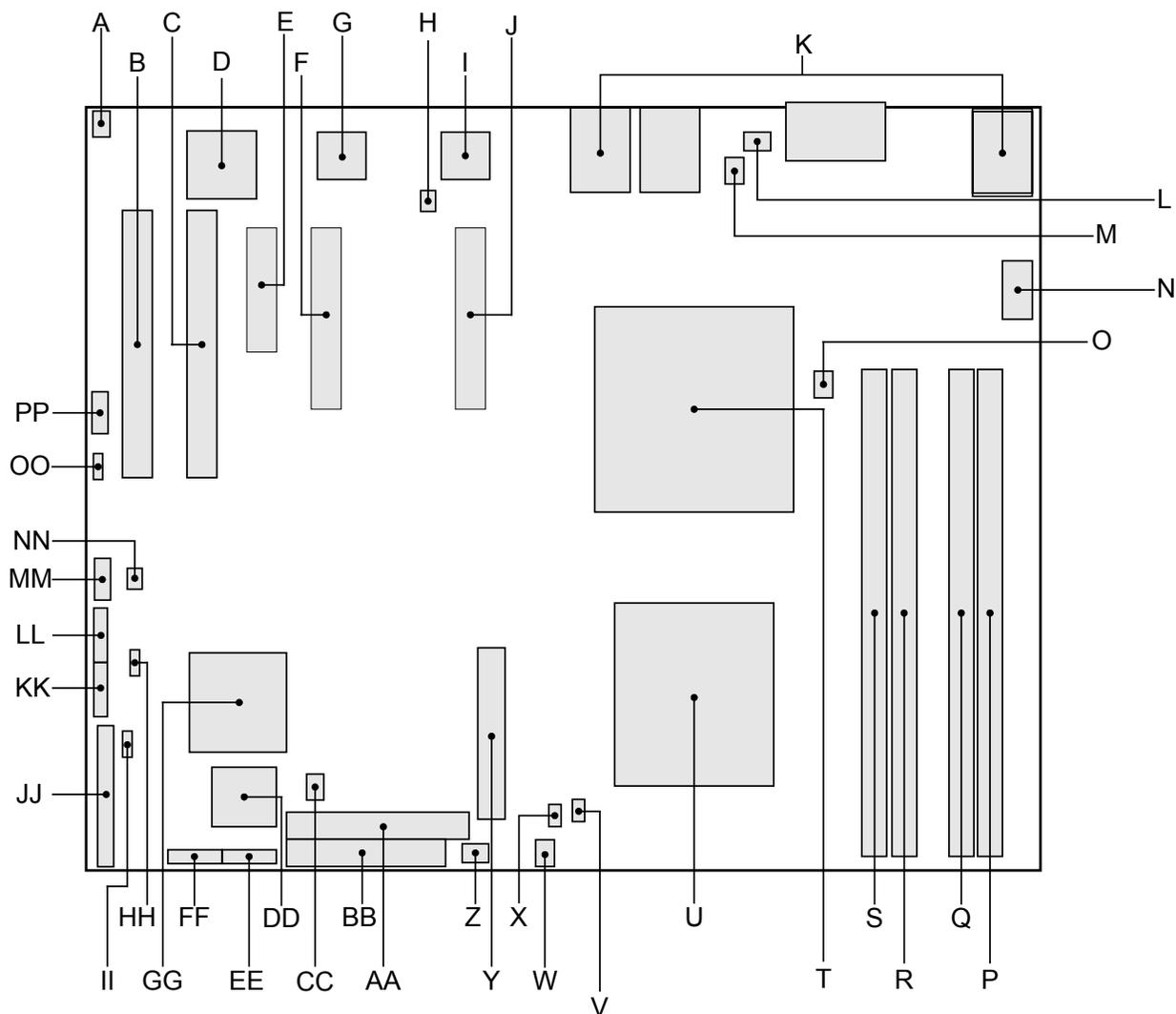


**Рисунок 1. Схема расположения компонентов серверной платы Intel® SE7230NH1-E (версия LX)**

Таблица 1. Схема расположения компонентов серверной системной платы

Ссылочный номер	Описание	Ссылочный номер	Описание	Ссылочный номер	Описание
A	Коннектор датчика вскрытия корпуса	Q	Разъем памяти DIMM 2B	GG	Разъем флоппи-дисковода
B	PCI разъем 1 (32-бит/33 МГц)	R	Разъем памяти DIMM 1B	HH	Разъем индикатора SCSI (перемещен)
C	PCI разъем 2 (32-бит/33 МГц)	S	Разъем памяти DIMM 2A	II	National* PC8374L0IBU SIO
D	Видеоконтроллер ATI ES1000	T	Разъем памяти DIMM 1A	JJ	SATA порт 3
E	PCI Express* x4 (x1 Lane) разъем 3	U	Разъем процессора 775 Land (LGA)	KK	SATA порт 2
F	PCI Express* x8 (x4 Lane) разъем 4	V	Intel® 7230 MCH	LL	Intel® 82802 ICH7R
G	Сетевой контроллер Intel® 82541PI	W	Системные вентилятор 8	MM	Переключатель очистки CMOS
H	PCI-X (64 бит/133 МГц) разъем 5	X	Системные вентилятор 7	NN	Переключатель режима обслуживания
I	LAN SPI Flash	Y	Контроллер управления программным обеспечением	OO	Разъем передней панели
J	Сетевой контроллер Intel® 82573E/V	Z	SysFan6	PP	SATA порт 1
K	Intel® Adaptive Slot, разъем 6	AA	SysFan5	QQ	SATA порт 0
L	Разъемы задней панели	BB	Системные вентилятор 4	RR	Внешний разъем USB
M	SysFan1	CC	Контроллер управления программным обеспечением	SS	BIOS SPI Flash
N	SysFan2	DD	Разъем питания 2 x 12	TT	Контроллер Intel® 6702 PXH-V-V
O	Разъем питания 2 x 4	EE	SysFan3	UU	Разъем I <sup>2</sup> C
P	Вентилятор процессора	FF	Разъем PATA IDE	VV	Разъем RMC
				WW	Включение NIC1 FW

На следующем рисунке показано расположение компонентов системной платы начального уровня для серверов Intel® SE7230NH1-E (комплектация LC). Каждый разъем и значительный компонент имеет буквенный идентификатор и перечислены в Таблица 2.



**Рисунок 2. Диаграмма серверной платы Intel® SE7230NH1-E (LC) начального уровня**

Таблица 2. Схема расположения компонентов серверной системной платы

Ссылочный номер	Описание	Ссылочный номер	Описание	Ссылочный номер	Описание
A	Коннектор датчика вскрытия корпуса	O	Вентилятор процессора	CC	Разъем индикатора SCSI (перемещен)
B	PCI разъем 1 (32-бит/33 МГц)	P	Разъем памяти DIMM 2B	DD	SMsC LPC47M182NR SIO
C	PCI разъем 2 (32-бит/33 МГц)	Q	Разъем памяти DIMM 1B	EE	SATA порт 3
D	Видеоконтроллер ATI ES1000	R	Разъем памяти DIMM 2A	FF	SATA порт 2
E	PCI Express* x4 (x1 Lane) разъем 3	S	Разъем памяти DIMM 1A	GG	Intel® 82802 ICH7R
F	PCI Express* x8 (x4 Lane) разъем 4	T	Разъем процессора 775 Land (LGA)	HH	Переключатель очистки CMOS
G	Сетевой контроллер Intel® 82541PI	U	Intel® 7230 MCH	II	Переключатели режима обслуживания
H	LAN SPI Flash	V	Контроллер управления программным обеспечением	JJ	Разъем передней панели
I	Сетевой контроллер Intel® 82573E/V	W	Системные вентиляторы 4	KK	SATA порт 1
J	PCI Express* x8 (x8 Lane) разъем 6	X	Контроллер управления программным обеспечением	LL	SATA порт 0
K	Разъемы задней панели	Y	Разъем питания 2 x 12	MM	Внешний разъем USB
L	SysFan1	Z	SysFan3	NN	BIOS SPI Flash
M	SysFan2	AA	Разъем PATA IDE	OO	Разъем I <sup>2</sup> C
N	Разъем питания 2 x 4	BB	Разъем флоппи-дисков	PP	Разъем RMC



### 3. Функциональная архитектура

В данной главе содержится подробное описание функций, распределенных между архитектурными блоками серверной системной Intel® SE7230NH1-E.

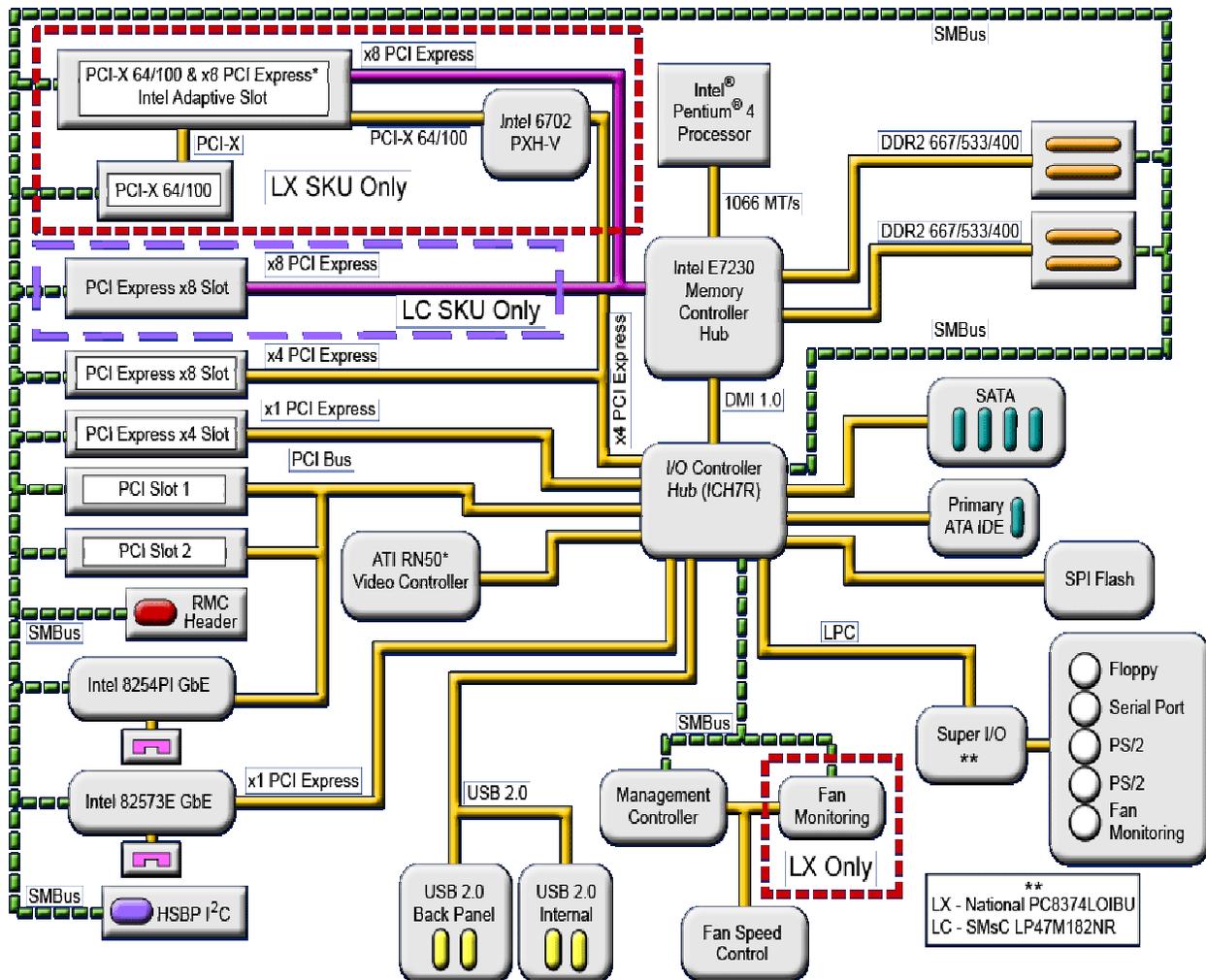


Рисунок 3. Блок-схема серверной платы Intel® SE7230NH1-E начального уровня

### 3.1 Подсистема процессора

Серверная плата Intel® SE7230NH1-E имеет следующее:

- Процессор Pentium® Extreme Edition в корпусе 775-land
- Процессоры Pentium® D в корпусе LGA775
- Процессоры Pentium® 4 в корпусе LGA775
- Процессоры Pentium® D в корпусе 775-land

Корпус 775-land является развитием процессоров Pentium® 4 и Celeron® в 478-контактном корпусе с расширением на базе микроархитектуры Intel® NetBurst®, включая следующее, но не ограничиваясь перечисленным:

- Двухъядерная архитектура
- Технология Hyper-Threading
- Intel® EM64T
- Процессор Pentium® Extreme Edition
- Процессор Pentium® D
- Процессор Pentium® 4
- Процессор Celeron® D

Процессоры изготовленные по 90- или 65-нанометровой производственной технологии, используют технологию FC-LGA4, и могут быть установлены в разъем LGA775. Это процессоры:

- Процессор Pentium® Extreme Edition
- Процессор Pentium® D
- Процессор Pentium® 4
- Процессор Intel® Celeron® D

Указанные процессоры в 775-штырьковом корпусе, как и предыдущие модели в 478-штырьковом корпусе, основаны на микроархитектуре Pentium® 4. Эти процессоры обладают совместимостью с 32-разрядным программным обеспечением, разработанным для набора инструкций IS-32, и поддерживают стандартных 64-разрядный режим работы при наличии 64-разрядной операционной системы и приложений.

Процессор Celeron® в настоящее время не имеет двухъядерной версии, не поддерживает технологию Hyper-Threading или Intel® EM64T.

### 3.1.1 Регулятор напряжения процессора (VRD)

На серверной системной плате Intel® SE7230NH1-E установлен один регулятор напряжения VRD, поддерживающий один процессор. Данный блок питания совместим с *Рекомендациями по проектированию преобразователей постоянного тока VRM 10.1 Line* и поддерживает максимальный ток в 120А, что соответствует требованиям процессоров:

- Процессор Pentium® Extreme Edition
- Процессор Pentium® D
- Процессор Pentium® 4
- Процессор Intel® Celeron® D

Аппаратное обеспечение системной платы должно контролировать контакт VTTEN (выходное напряжение, поддерживающее VTT) перед включением стабилизатора напряжения VRD. Если контакты VTTEN разных процессоров не одинаковы, то логическая цепь питания не подключит стабилизатор напряжения VRD.

### 3.1.2 Логика изменения конфигурации

BIOS определяет stepping процессора, объем кэш-памяти и т. п. через инструкцию CPUID. При этом действуют следующие требования:

- Процессоры работают с фиксированной тактовой частотой, однако более низкая или высокая скорость работы также возможны при их перепрограммировании BIOS.

Информация о процессоре считывается при каждом включении системы.

**Примечание:** Скорость процессора устанавливается автоматически при загрузке. Возможность установки скорости процессора вручную (в BIOS или с помощью переключателей) отсутствует.

### 3.1.3 Поддержка процессоров

Серверная плата Intel® SE7230NH1-E поддерживает установку одного процессора в корпусе LGA775. Вспомогательные схемы серверной системной платы включают следующие компоненты:

- Поддержка разъема процессора Intel® LGA775:
  - Процессор Pentium® D (800 МГц)
  - Процессор Pentium® 4
  - Процессор Pentium® Extreme Edition (1066-МГц системная шина)
  - Процессор Pentium® Extreme Edition
- Вспомогательная схема системной шины AGTL+.

Таблица 3. Таблица поддерживаемых процессоров

Семейство процессоров	Тип корпуса	Тактовая частота	Объем кэш-памяти	Частота системной шины
Процессор Pentium® 4 Extreme Edition	Intel® LGA775	3,2 ГГц	2 x 1МБ L2	800 МГц
Процессор Pentium® 4 Extreme Edition	Intel® LGA775	3,73 ГГц	2 МБ L2	1 066 МГц
Процессор Pentium® D	Intel® LGA775	3,2 – 4,0 ГГц	2 x 1МБ L2	800 МГц
Процессор Pentium® 4	Intel® LGA775	3,2 – 4,0 ГГц	1 МБ или 2 МБ L2	800 МГц
Процессор Celeron® D	Intel® LGA775	2,26 – 3,2 ГГц	256 КБ L2	533 МГц

**Примечание:** Для получения полного списка поддерживаемых процессоров серверной платой Intel® SE7230NH1-E, обратитесь к сайту поддержки по адресу: <http://support.intel.com/support/motherboards/server/sb/CS-012690.htm>

Помимо вышеописанных схем, подсистема процессора включает в себя:

- Логику изменения конфигурации
- Реестры и датчики для мониторинга сервера

## 3.2 Набор микросхем Intel® E7230

Системная плата начального уровня для серверов Intel® SE7230NH1-E построена на основе набора микросхем Intel® E7230. Набор микросхем включает в себя интегрированный мост ввода-вывода, контроллер памяти и гибкую подсистему ввода/вывода (PCI Express\*). Набор микросхем содержит три компонента:

### 3.2.1 Контроллер-концентратор памяти (MCH)

#### 3.2.1.1 Набор микросхем Intel® E7230 MCH: Контроллер-концентратор памяти

Контроллер-концентратор памяти принимает запросы на доступ с основной шины (процессора) и направляет их на память или на одну из шин PCI. MCH осуществляет мониторинг системной шины, проверяя адреса каждого запроса. Доступ может быть перенаправлен на следующие устройства:

- Очередь запросов к памяти с последующим перенаправлением в подсистему памяти
- Очередь исходящих запросов с последующим перенаправлением на одну из шин PCI

MCH также принимает запросы от Intel® ICH7R. MCH отвечает за генерацию контрольных сигналов для управления передачей данных в память и из памяти.

MCH является 1210-контактным устройством FC-BGA и построен на базе следующих проверенных компонентов предыдущих поколений:

- Процессор Pentium® Extreme Edition
- Процессор Pentium® D
- Процессор Pentium® 4
- Интерфейсное устройство концентратора
- Интерфейс памяти DDR2 устройства

К тому же, блок MCH имеет встроенный высокопроизводительный графический ускоритель и интерфейс PCI Express\*. Интерфейс PCI Express\* позволяет блоку MCH связываться напрямую с устройствами PCI Express\* (такими, как PXH-V/PXH-VD). MCH также повышает скорость основного интерфейса памяти и максимальную конфигурацию памяти с помощью 72-битного интерфейса памяти.

Контроллер – концентратор памяти включает следующие основные функции:

- Интегрированная высокопроизводительная система памяти
- Шина PCI Express\* обеспечивает связь с устройствами PCI-Express\* (в полном соответствии с *Основной Спецификацией PCI Express\*, Ред. 1.0a*)
- Для связи с ICH7R служит интерфейс DMI

В число других функций MCH входят:

- Полная поддержка ECC на шине процессора
- Полная поддержка технологии Intel® x4 Single Device Data Correction на интерфейсе памяти с модулями DIMM x4
- Последовательная очередь (двенадцать позиций), очередь отложенных позиций (две позиции)
- Полная поддержка модулей DIMM DDR2 без буферизации с кодом коррекции ошибок
- Поддержка модулей памяти DDR2 256 МБ, 512 МБ, 1 ГБ и 2 ГБ
- Зачистка памяти

### 3.2.1.2 Обзор подсистемы памяти MCH

MCH поддерживает 72-битную подсистему памяти, которая может поддерживать до 8 ГБ памяти DDR2 с использованием 2 ГБ DIMM. Для такой конфигурации необходимы внешние регистры для буферизации адреса памяти и сигналов управления. Четыре выбора микросхем регистрируются в MCH ; внешние регистры для выбора микросхем в данном случае не требуются.

Интерфейс памяти работает с частотой 400/533/667 МГц. Интерфейс памяти поддерживает массив памяти шириной 72 бит. В нем используется семнадцать строк адресов (BA [2:0] и MA [13:0]) и поддерживаются плотности DRAM 256 Мбит, 512 Мбит, 1 Гбит и 1 Гбит. Интерфейс DDR DIMM поддерживает зачистку памяти, коррекцию одноразрядных ошибок и обнаружение многоразрядных ошибок, а также технологию коррекции Intel x4 Single Device Data Correction с модулями DIMM x4.

**3.2.1.2.1 Конфигурации DDR2**

Интерфейс DDR2 поддерживает до 8 ГБ основной памяти в виде стандартных односторонних и двусторонних модулей DIMM. Могут использоваться любые стандартные модули памяти DDR2. В таблице ниже перечислены поддерживаемые модули DDR2 DIMM.

**Таблица 4. Поддерживаемые модули DDR2**

<b>Не буферизованные DDR2-400/533/667</b>					
<b>Таблица модулей SDRAM</b>					
<b>DIMM Емкость</b>	<b>Организация DIMM</b>	<b>SDRAM Плотность</b>	<b>Организация SDRAM</b>	<b># SDRAM Устройства/ ряды/банки</b>	<b># Количество бит адресов рядов/банков/ столбцов</b>
256 МБ	32М x 72	256 Мбит	32М x 8	9 / 1 / 4	13 / 2 / 10
512 МБ	64М x 72	256 Мбит	32М x 8	18 / 2 / 4	13 / 2 / 10
512 МБ	64М x 72	512 Мбит	64М x 8	9 / 1 / 4	14 / 2 / 10
1 ГБ	128М x 72	512 Мбит	64М x 8	18 / 2 / 4	14 / 2 / 10
1 ГБ	128М x 72	1 Гбит	128М x 8	9 / 1 / 8	14 / 4 / 10
2 ГБ	256М x 72	2 ГБ	128М x 8	18 / 2 / 8	14 / 8 / 10

**3.2.1.3 PCI Express\***

**3.2.1.3.1 Подсистема x4 PCI Express\***

ICH7R поддерживает один интерфейс PCI Express\* x4, который также может быть сконфигурирован, как один порт x1 или x4. Интерфейс PCI Express\* поддерживает прямое соединение с устройствами PXH-V-V или PCI-E. (в полном соответствии с *Основной Спецификацией PCI Express\*, Ред. 1.0a*).

**3.2.1.3.2 Подсистема x1 PCI Express\***

Intel® ICH7R поддерживает 2 шины x1 PCI Express\*. Одна поддерживает соответствующий разъем x4 PCI Express\*. Второй поддерживает гигабитный Ethernet-контроллер Intel® 82573.

Один из сегментов 32-разрядной шины PCI перенаправляется на интерфейс А на Intel® ICH7R. Этот PCI сегмент В поддерживает только встроенное устройство, Intel® 82573E/V LAN (NIC2) с частотой 1,5 ГГц.

### 3.2.1.3.2.1 Идентификаторы устройств (IDSEL)

Каждое устройство моста PCI имеет сигнал IDSEL, подключенный к одному биту AD [31:16], служащий для выбора микросхемы в сегментах PCI при конфигурации. Этот сигнал определяет уникальный идентификатор устройства PCI, который будет использоваться при настройке конфигурации. В таблице ниже показывается, к какому биту прикрепляется каждый сигнал IDSEL в устройствах сегмента P32-B, и приводится описание соответствующего устройства:

**Таблица 5. Сегмент В идентификация конфигурации**

Значение IDSEL	Устройство
19	Intel® 82573E/V LAN (NIC2)

### 3.2.1.3.2.2 Сегмент В – Арбитраж

Сегмент PCI поддерживает одно устройство PCI с функцией захвата шины: Все эти устройства должны запрашивать разрешение на доступ к шине PCI, используя ресурсы ICH7R. Линии арбитра базового интерфейса PCI (REQx\* и GNTx\*) реализованы в Intel® ICH7R. В таблице ниже описываются арбитражные соединения:

**Таблица 6. Сегмент В – Арбитраж соединений**

Сигналы основной платы	Устройство
PCIX REQ_NO/GNT_NO	Intel® 82541PI LAN (NIC2)

### 3.2.1.3.2.3 Сегмент D 64-бит/133-МГц подсистемы PCI-X

Один 64-разрядный сегмент шины PCI-X управляется через PXH-V. Данный сегмент PCI-X\*, сегмент D интерфейса А предоставляет следующее:

- Два разъема 3,3 В 64-бит PCI-X или
- Один разъем 3,3 В 64-бит PCI-X\*, (только серверная плата Intel® SE7230NH1LX)

Контроллер поддерживает работу на частоте до 133МГц и обеспечивает подключение полноразмерных плат PCI и PCI-X.

### 3.2.1.3.2.3.1 Идентификаторы устройств (IDSEL)

Каждое устройство моста PCI имеет сигнал IDSEL, подключенный к одному биту AD [31:16], служащий для выбора микросхемы в сегментах PCI при конфигурации. Этот сигнал определяет уникальный идентификатор устройства PCI, который будет использоваться при настройке конфигурации. В таблице ниже показывается, к какому биту прикрепляется каждый сигнал IDSEL в устройствах сегмента P64-C, и приводится описание соответствующего устройства:

**Таблица 7. Сегмент D идентификация конфигурации**

Значение IDSEL	Устройство
17	PCI разъем 5 (64-бит/66-133-МГц) (только серверная плата Intel® SE7230NH1LX)
18	PCI разъем 6 (64-бит/133-МГц) (только серверная плата Intel® SE7230NH1LX)

### 3.2.1.3.2.3.2 Сегмент D – Арбитраж

P64-C поддерживает два устройства PCI с функцией захвата шины: два разъема PCI-X или одна переходная плата. Все эти устройства должны запрашивать разрешение на доступ к шине PCI, используя ресурсы ICH7. Арбитражные строки REQx\* и GNTx\* интерфейса моста PCI (ICH7) представляют собой особые случаи, являясь внутренними по отношению к мосту. В таблице ниже описываются арбитражные соединения.

**Таблица 8. Сегмент D – Арбитраж соединений**

Сигналы основной платы	Устройство
PCIX REQ_N0/GNT_N0	PCI разъем 5 (64-бит/133-МГц) (только серверная плата Intel® SE7230NH1LX)
PCIX REQ_N1/GNT_N1	PCI разъем 6 (64-бит/133-МГц) (только серверная плата Intel® SE7230NH1LX)

### 3.2.1.3.2.3.3 Сегмент E PCI-E x8

На этой плате дорожки 0~7 соединяются непосредственно с разъемом x8 PCI-E через MCH. Он может поддерживать платы расширения x1, x4, x8 PCI-E самостоятельно или с помощью дополнительной платы ввода-вывода, подключаемой к разъему Intel® Adaptive Slot (только комплектация LX)

**Таблица 9. Сегмент E – Соединения**

Дорожка	Устройство
Дорожка 0~7	Разъем 6 или адаптивный слот Intel® (PCI Express* x8)

### 3.2.2 Концентратор PCI-X (PXN)

**PXN-V-V: Концентратор PCI-X (только LX)** Концентратор PXN является периферийной микросхемой, которая выполняет функцию создания мостов PCI между интерфейсом PCI Express\* и шиной PCI. PXN содержит два интерфейса шины PCI, которые могут быть независимо сконфигурированы для работы в PCI (33 или 66 МГц), PCI-X Mode1 (66,100,133), со скоростью в 32 или 64 разряда.

### 3.2.3 Блок контроллеров ввода/вывода

#### 3.2.3.1 Intel® ICH7R: Контроллер-концентратор ввода/вывода 7R

Контроллер ICH7R включает несколько компонентов. Он обеспечивает взаимодействие 32-битной шины PCI с частотой 33 МГц. ICH7R может быть одновременно главным устройством и устройством назначения на данной шине PCI. ICH7R также включает контроллер USB 2.0 и контроллер IDE. ICH7R также отвечает за многие функции управления питанием, со встроенными контрольными регистрами ACPI. ICH7R также имеет ряд контактов GPIO и шину LPC для поддержки низкоскоростного унаследованного ввода/вывода.

Схемы MCH и ICH7R обеспечивают обмен информации между процессором и системой ввода/вывода. MCH отвечает за принятие запросов системной шины и отправку доступа ввода/вывода на одну из шин PCI или на унаследованные устройства ввода/вывода. Если цикл направляется в сегмент PCI-E, MCH обменивается данными с устройствами PCI-E (платы расширения, встроенные устройства) по интерфейсу PCI-E. Если цикл направляется в ICH7R, этот цикл выводится на шину DMI MCH. Все устройства ввода/вывода системной платы, включая PCI и PC-совместимые устройства ввода/вывода, направляются через MCH, а затем через блок ICH7R через шины PCI.

Intel® ICH7R – это многофункциональное устройство, выполненное в 609-штырьковом корпусе mBGA. Это обеспечивает следующее:

- Шина DMI
- Интерфейс PCI-X 32-бит/33 МГц
- Интерфейс IDE
- Интегрированный контроллер SATA
- Контроллер USB
- Интерфейс PCI-E x4
- Контроллер управления питанием

Каждая функция ICH7R имеет свой собственный набор регистров конфигурации. После настройки все реестры отображаются в системе, как независимые контроллеры аппаратного обеспечения, использующие один и тот же интерфейс шины PCI.

Основная роль ICH7R заключается в обеспечении шлюза ко всем PC-совместимым характеристикам и устройствам ввода/вывода. Системная плата использует следующие характеристики ICH7R:

- Интерфейс PCI 32-бит/33-МГц для разъемов PCI 1 и 2 и гигабитного контроллера Intel® 82541PI
- Интерфейс PCI 32-бит/33МГц к выделенной графической подсистеме ATI ES1000\*
- Интерфейс шины LPC
- Интерфейс x4 PCI Express\* для устройства PXH-V-V (подключение PCI-X только в комплектации LX)
- Ресурс x1 PCI Express\* для выделенного разъема x4 PCI Express\*
- Интерфейс x1 PCI Express\* для гигабитного Ethernet-контроллера Intel® 82573E/V
- DMI (Direct Media Interface)
- Интерфейс IDE с поддержкой Ultra ATA 100/66/33
- Интегрированный четырех портовый контроллер SATA
- Интерфейс шины USB
- PC-совместимый таймер/таймер и контроллеры DMA
- APIC и контроллер прерываний 82C59
- Управление питанием
- Системные часы реального времени
- Поддержка Спецификации Smbus 2.0
- GPIO

Ниже приведены описания использования ICH7R на системной плате каждой поддерживаемой характеристики.

### **3.2.3.2 Интерфейс IDE (системная шина Bus Master и синхронный режим передачи данных DMA)**

ICH7R работает как контроллер IDE с Ultra ATA 100/66/33 на базе PCI, который поддерживает программный ввод/вывод и передачу данных по шине как главное устройство IDE. ICH7R поддерживает один канал IDE, поддерживающий два жестких диска (жесткий диск 0 и 1). Основная плата имеет один 40-контактный (2x20) разъем IDE для получения доступа к функциональным возможностям IDE.

Интерфейс IDE поддерживает передачу в режиме Ultra ATA 100/66/33 Synchronous DMA на 40-контактный разъем.

### **3.2.3.3 Контроллер SATA**

ICH7R содержит четыре порта SATA. Скорость передачи данных 150 Мбит/с на каждый порт.

### 3.2.3.4 Модули совместимости (контроллер DMA, таймер/счетчики, контроллер прерываний)

Блок контроллеров ICH7R содержит два последовательно подключенных контроллера 82C59 с 15 обработчиками прерываний. Поддержка прерывания системной шины процессора.

### 3.2.3.5 Расширенный программируемый контроллер прерываний (APIC)

Генерация прерываний и уведомлений процессоров выполняется APIC в ICH7R с использованием сообщений, передаваемых по передней системной шине.

### 3.2.3.6 Контроллер USB

Блок контроллеров ICH7R содержит один контроллер EHCI USB 2.0 и четыре порта USB. Контроллер USB отвечает за обмен данными между основной памятью и разъемами USB (до 4). Все порты функционируют одинаково и имеют одинаковую ширину полосы пропускания. На серверной системной плате SE7230NH1-E имеется 4 порта USB.

На задней стороне серверной системной платы имеется два внешних порта USB. Блок из двух разъемов USB расположен на панели ввода/вывода в соответствии со стандартом ATX. *Спецификация USB, редакция 1.1*, описывает внешние разъемы.

Третий/четвертый порт USB является вспомогательным, доступ к нему может быть получен путем подключения внутреннего 9-контактного разъема, расположенного на системной плате, к внешнему порту USB, расположенному в передней или задней части корпуса.

### 3.2.3.7 Расширенное управление питанием

Одна из встроенных функций ICH7R это контроллер управления питанием. Она используется для реализации ACPI-совместимых возможностей управления питанием. Основная плата поддерживает состояния сна S1, S4 и S5.

## 3.3 Подсистема памяти

Данная системная плата поддерживает установку до четырех модулей памяти DIMM с максимальной емкостью до 8 ГБ. Модули DIMM организованы по принципу x72 с восемью контрольными битами ECC. Подсистема памяти работает на тактовой частоте 400/533/667 МГц. Контроллер подсистемы памяти поддерживает следующее:

- Зачистка памяти
- Исправление одноразрядных ошибок
- Выявление многоразрядных ошибок
- Поддерживается технология Intel® x4 Single Device Data Correction с 4 модулями DIMM

Память может быть реализована с использованием как односторонних (один ряд), так и двусторонних (два ряда) модулей DIMM.

### 3.3.1 Конфигурация модулей памяти

Ширина интерфейса памяти между MCH и модулями DIMM составляет 64-разряда (без кода коррекции ошибок) или 72-разряда (с кодом коррекции ошибок).

Имеется два банка модулей DIMM, обозначенные 1 и 2. Банк 1 содержит модули DIMM, расположенные в разъемах DIMM\_1A и DIMM\_2A. Банк 2 содержит DIMM\_1B и DIMM\_2B. Разъемы каждого банка или канала располагаются рядом друг с другом, идентификаторы разъемов DIMM напечатаны трафаретной печатью на плате рядом с разъемами. Банк 1 связан с каналом памяти А, а Банк 2 связан с каналом памяти В. Когда используются только два модуля DIMM, для обеспечения двухканального режима, порядок установки должен следующим: DIMM\_1A, DIMM\_1B.

**Для работы в режиме двухканальной динамической подкачки необходимо соблюдать следующие условия:**

- Установлено 2 идентичных модуля DIMM: один в разъем DIMM\_1A, а другой в разъем DIMM\_1B
- Установлено 4 идентичных модуля DIMM (по одному в каждом разьеме)

**Примечание: Установка 3 модулей DIMM не поддерживается. НЕ используйте модули DIMM разных видов и скорости. Наиболее предпочтительно использовать идентичные модули памяти.**

Конструкция системы позволяет поддерживать или не поддерживать установку любого ранга на любом канале в том числе отключение одноканального режима.

DIMM и конфигурации памяти должны соответствовать следующим требованиям:

- DDR2 400/533/667, небуферизированные, модули DIMM DDR2
- Организация DIMM: x72 с ECC или x 64 без ECC
- Количество контактов: 240
- Емкость модулей DIMM: 256 МБ, 512 МБ, 1 ГБ и 2 ГБ DIMM
- Serial PD: JEDEC 2.0
- Напряжение: 1,8 В
- Интерфейс: SSTL2

Таблица 10. Маркировка банков памяти и порядок установки модулей DIMM

Расположение	Обозначение модулей DIMM	Линия	Порядок установки
J2J1	(DIMM_1A)	A	1
J2J2	(DIMM_2A)	A	3
J1J1	(DIMM_1B)	B	2
J1J2	(DIMM_2B)	B	4

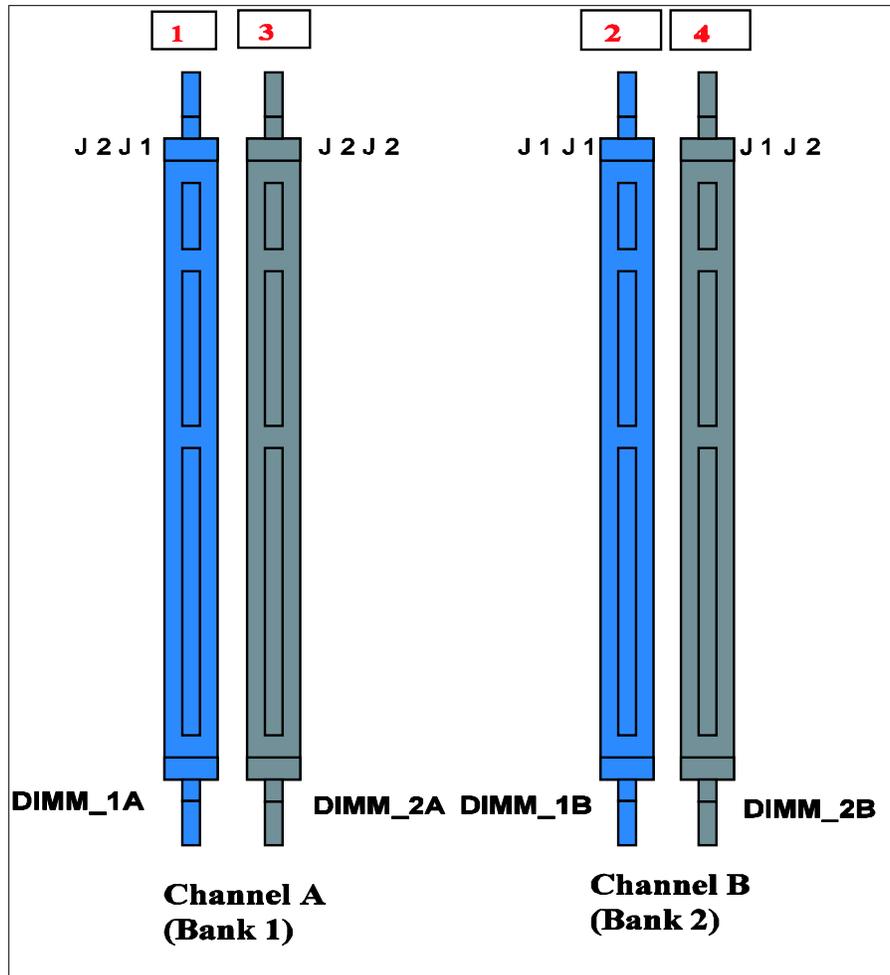


Рисунок 4. Маркировка банков памяти

**Таблица 11. Характеристики одноканальных и двухканальных конфигураций с динамическим режимом и без него**

Пропускная способность	Конфигурация	Характеристики
Максимальное	Двухканальная конфигурация с динамическим режимом разбиения памяти	Подходят все модули DIMM
	Двухканальная конфигурация без динамического режима разбиения памяти	Соответствие модулей DIMM канала А и канала В Несоответствие модулей DIMM между каналами
	Одноканальная конфигурация с динамическим режимом разбиения памяти	Один модуль DIMM или модули DIMM на одном канале
Минимальная	Одноканальная конфигурация бездинамического режима разбиения памяти	Модули DIMM не подходят

### 3.3.2 Поддержка модулей DIMM

Системная плата поддерживает небуферизованные модули DIMM (не зарегистрированные) с кодом коррекции ошибок и без кода коррекции ошибок, совместимые со спецификациями DDR2 400/533/667 и работающие со скоростью 400/533/667 МБ/с. Серверная плата поддерживает только модули DIMM, протестированные и утвержденные для использования корпорацией Intel или признанной компанией-тестировщиком памяти. Список утвржденных модулей DIMM <http://support.intel.com/support/motherboards/server/SE7230NH1E>. Учтите, что хотя конструкция системной платы обеспечивает механическую поддержку всех модулей DIMM, корпорация Intel гарантирует работоспособность только полностью прошедших тестирование модулей DIMM.

Минимальный поддерживаемый объем памяти составляет 256 МБ. Следовательно, конфигурация минимального объема памяти составляет 1 x 256 МБ или 256 МБ. Максимальный объем одного модуля DIMM – 2 ГБ; максимально доступный объем памяти – 8 ГБ (4 модуля DIMM по 2 ГБ).

- Поддерживаются только модули памяти DIMM DDR2 400/533/667 без буферизации с кодом коррекции ошибок x8 и без кода коррекции ошибок x8 или x16 .
- Код коррекции ошибок (ECC) обеспечивает исправление одноразрядных ошибок и только обнаружение многоразрядных ошибок.
- Системная плата Intel® SE7230NH1-E также поддерживает технологию Intel® x4 Single Device Data Correction с 4 модулями DIMM.
- Максимальный объем оперативной памяти – 8 ГБ (4 модуля DIMM по 2 ГБ).
- Минимальный поддерживаемый объем памяти составляет 256 МБ в виде модуля DIMM 1 емкостью 256 МБ.

## 3.4 Подсистема ввода/вывода

### 3.4.1 Подсистема PCI

Основные ресурсы ввода вывода системной платы Intel® SE7230NH1-E – пять независимых сегментов шины PCI, поддерживающих PCI, PCI-E и PCI-X\* (только в комплектации LX). Шины PCI соответствуют *Спецификации локальной шины PCI, 2.3*.

Сегменты PCI A, B и C управляются Intel® ICH7R. Сегмент PCI D независимо направляется на PXH-V через Intel® ICH7R при использовании интерфейса PCI Express\* x4. Сегмент PCI E направляется через MCH при использовании интерфейса PCI-E x8. В таблице ниже перечислены характеристики трех сегментов шины PCI.

Таблица 12. Характеристики сегментов шины PCI

Шина PCI Сегмент	Напряжение	Ширина	Частота	Тип	Разъемы для плат ввода/вывода PCI
A	5 В	32 бит	33 МГц	PCI 32	Разъем 1, разъем 2, NIC 1
B	3,3 В	1 дорожка	1,5 ГГц	x1 PCI-E	NIC 2
C	3,3 В	1 дорожка	1,5 ГГц	x1 PCI-E	Разъем 3
D	3,3 В	4 дорожек	1,5 ГГц	x4 PCI-E	Разъем 4
D	3,3 В	64 бит	66/100/ 133 МГц	PCI -64	Разъем 5; (разъем 6 через карту расширения)
E	3,3 В	8 дорожек	1,5 ГГц	x8 PCI-E	Разъем 6

#### 3.4.1.1 Подсистема PCI P32-A: 32 бит, 33 МГц

Intel® ICH7R поддерживает 32-битную подсистему PCI для унаследованных устройств и выступает в качестве центрального ресурса для данного интерфейса PCI. P32-A поддерживает следующие встроенные устройства и разъемы:

- Один сетевой адаптер Intel® 82541PI
- Два разъема, поддерживающие установку полноразмерных карт расширения PCI, работающих с частотой 33 МГц

ICH7R контролирует все операции ввода/вывода шины PCI (32-бит, 33-МГц) системной платы. Сегмент PCI (32-бит, 33-МГц), созданный ICH7R, называется сегментом А. Сегмент А поддерживает следующие встроенные устройства и разъемы:

- Один сетевой адаптер 10/100/1000-T: Сетевой контроллер Intel® 82541PI Fast Ethernet

**3.4.1.1.1 Идентификаторы устройств (IDSEL)**

Каждое устройство моста PCI имеет сигнал IDSEL, подключенный к одному биту AD (31:16), служащий для выбора микросхемы в сегментах PCI при конфигурации. Этот сигнал определяет уникальный идентификатор устройства PCI, который будет использоваться при настройке конфигурации. В таблице ниже показывается, к какому биту прикрепляется каждый сигнал IDSEL в устройствах сегмента А, и приводится описание соответствующего устройства.

**Таблица 13. Сегмент А идентификация конфигурации**

Значение IDSEL	Устройство
19	Intel® 82541PI LAN (NIC2)
18	PCI разъем 1 и 2 (32-бит/33 МГц)

**3.4.1.1.2 Сегмент А: Атрибуты**

Сегмент PCI поддерживает два устройства PCI: ICH7R и PCI с функцией захвата шины (NIC). Все эти устройства должны запрашивать разрешение на доступ к шине PCI, используя ресурсы ICH7R. Арбитражные строки REQx\* и GNTx\* интерфейса моста PCI (ICH7R) представляют собой особые случаи, являясь внутренними по отношению к мосту. В таблице ниже описываются арбитражные соединения.

**Таблица 14. Сегмент А: Атрибуты разъемов**

Сигналы основной платы	Устройство
PCI REQ1_N/GNT_N1	Intel® 82541PI LAN (NIC1)
PCI REQ0_N/GNT_N0	PCI разъем 1 и 2 (32-бит/33 МГц)

**3.4.1.2 Интерфейс PCI для видео подсистемы ATI**

Графическая подсистема системной платы для серверов подключена к Intel® ICH7R с помощью шины PCI 32/33 МГц.

**3.4.2 Маршрутизация прерываний**

В архитектуре прерываний применяются PC-совместимые прерывания в режиме PIC и прерывания в режиме APIC через использование интегрированных программируемых контроллеров прерываний ввода/вывода APIC в контроллере-концентраторе ICH7.

### 3.4.2.1 Маршрутизация стандартных прерываний

В PC-совместимом режиме ICH7 предоставляет два 82C59-совместимых контроллера прерываний. Они расположены каскадом в соответствии с уровнями прерываний 8-15 на входе в уровень 2 первичного контроллера прерываний (стандартная конфигурация PC). Процессорам отправляется один сигнал прерывания, на который реагирует только один процессор. ICH7R содержит конфигурационные реестры, определяющие источники прерываний, логически соответствующие контактам ввода/вывода APIC INTx.

ICH7 работает с прерываниями PCI и IRQ. ICH7R транслирует их к шине APIC. Приведенные в таблице ниже цифры указывают контакты прерываний ICH7R PCI, к которым подключается соответствующее прерывание устройства (INTA, INTB, INTC, INTD). APIC ввода-вывода ICH7R располагается на шине ввода/вывода APIC вместе с процессорами.

**Таблица 15. Маршрутизация прерываний/Общее использование PCI и PCI-X**

Прерывание	INT A	INT B	INT C	INT D
Intel® 82573E/V	PIRQC			
PCI разъем 1 и 2 (PCI 32-бит/33 МГц)	PIRQF	PIRQG	PIRQE	PIRQH
PCI разъем 5 (64-бит/133 МГц) (только конфигурация LX)	PXIRQ0	PXIRQ1	PXIRQ2	PXIRQ3
PCI разъем 6 (64-бит/133 МГц) (только конфигурация LX)	PXIRQ5	PXIRQ6	PXIRQ7	PXIRQ4

### 3.4.2.2 Маршрутизация прерываний APIC

В режиме APIC архитектура прерываний основной платы включает в себя три устройства Intel® I/O APIC, отвечающие за управление прерываниями и их передачу локальным APIC каждого процессора. Устройство Intel I/O APIC отслеживает каждое прерывание на каждом устройстве PCI, включая разъемы PCI в дополнение к ISA-совместимым прерываниям IRQ (0-15).

Когда происходит прерывание, сообщение, соответствующее прерыванию, направляется по трехпроводному последовательному интерфейсу на локальное устройство APIC. Шина APIC максимально сокращает время ожидания прерываний для совместимых источников прерываний. Контроллеры I/O APIC могут доставлять на процессор (процессоры) более 16 уровней прерываний. Шина APIC включает линию синхронизирующих сигналов APIC и две двунаправленные линии данных.

**3.4.2.3 Источники стандартных прерываний**

В таблице ниже приведена рекомендованная стандартная схема источников прерываний на основной плате. Реальная схема прерываний определяется с помощью регистров конфигурации ICH7.

**Таблица 16. Определения прерываний**

<b>Прерывание ISA</b>	<b>Описание</b>
INTR	Прерывание процессора.
NMI	Немаскируемое прерывание процессора.
IRQ0	System timer
IRQ1	Прерывание клавиатуры.
IRQ2	Подчиненный контроллер PIC
IRQ3	Прерывание последовательного порта 1 от устройства Super I/O*, настраивается пользователем.
IRQ4	Прерывание последовательного порта 1 от устройства Super I/O*, настраивается пользователем.
IRQ5	
IRQ6	Флоппи-дискковод.
IRQ7	Generic
IRQ8_L	Низкое прерывание часов реального времени.
IRQ9	SCI*
IRQ10	Generic
IRQ11	Generic
IRQ12	Прерывание мыши.
IRQ13	«Плавающий» процессор.
IRQ14	Прерывание IDE с устройств 0 и 1 первичного канала IDE.
IRQ15	Второй шлейф IDE
SMI*	Прерывание системного управления Индикатор общего назначения, отправляемый процессорам контроллером ICH7R.

**3.4.2.4 Поддержка последовательных запросов прерываний**

Серверная плата SE7230NH1-E поддерживает механизм отправки последовательных запросов прерываний. Последовательные запросы прерываний (SERIRQ) состоят из первого кадра, не менее 17 IRQ / каналов данных, и последнего кадра. Любое подчиненное устройство в неактивном режиме может отправить первый кадр. В режиме непрерывной работы первый кадр отправляется соответствующим контроллером.

### 3.5 Обработка ошибок PCI

В спецификации шины PCI определены два контакта для передачи ошибок PERR# и SERR#, служащие, соответственно, для сообщения об ошибках четности PCI и системных ошибках. В случае ошибки PERR#, хозяин шины PCI может попробовать повторить транзакцию, с которой связана ошибка, или сообщить о ней системе как об ошибке SERR#. Все другие ошибки PCI рассматриваются как ошибки SERR#. SERR# генерирует немаскируемое прерывание (NMI), если эта возможность поддерживается BIOS.

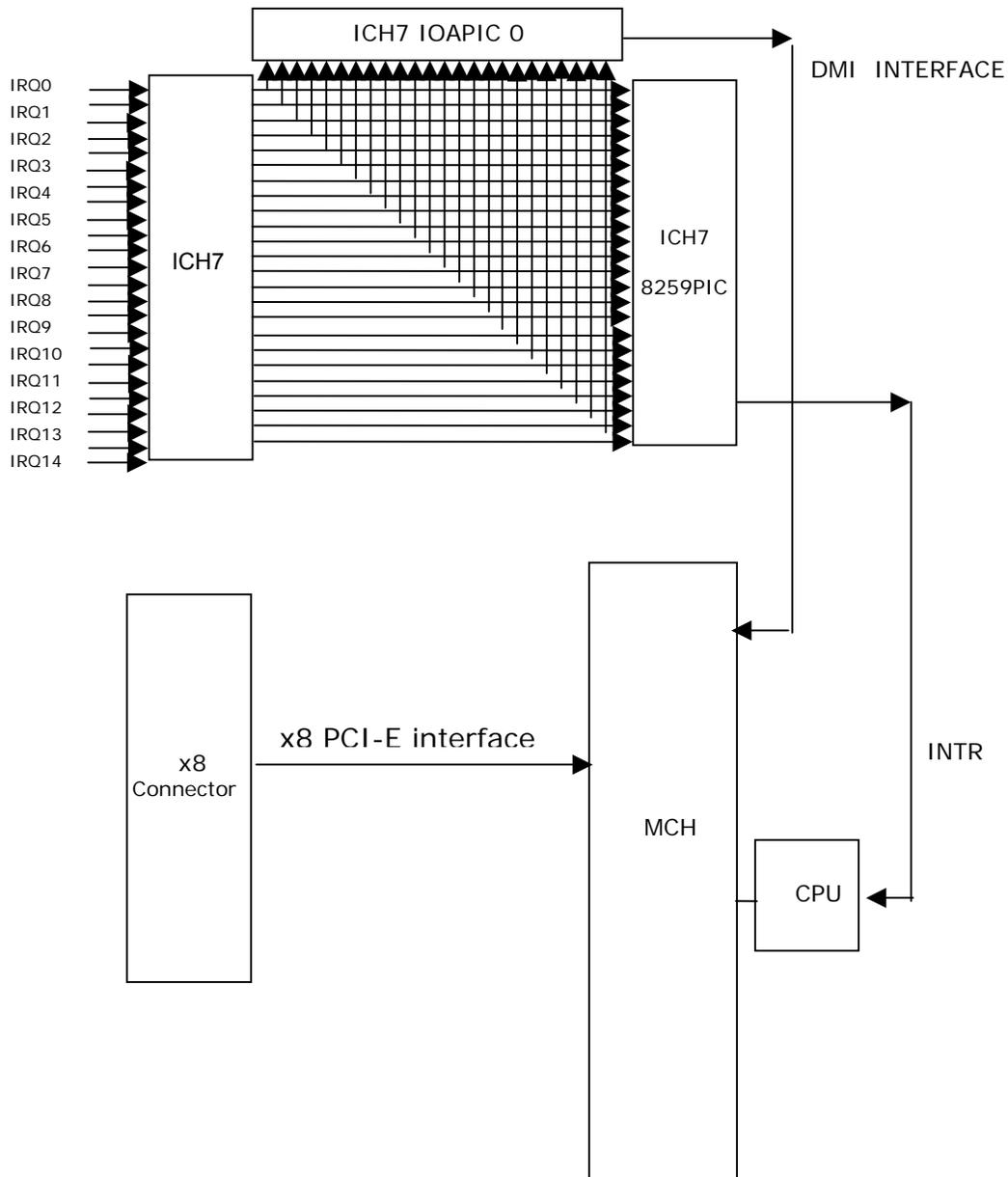


Рисунок 5. Диаграмма маршрутизации прерываний

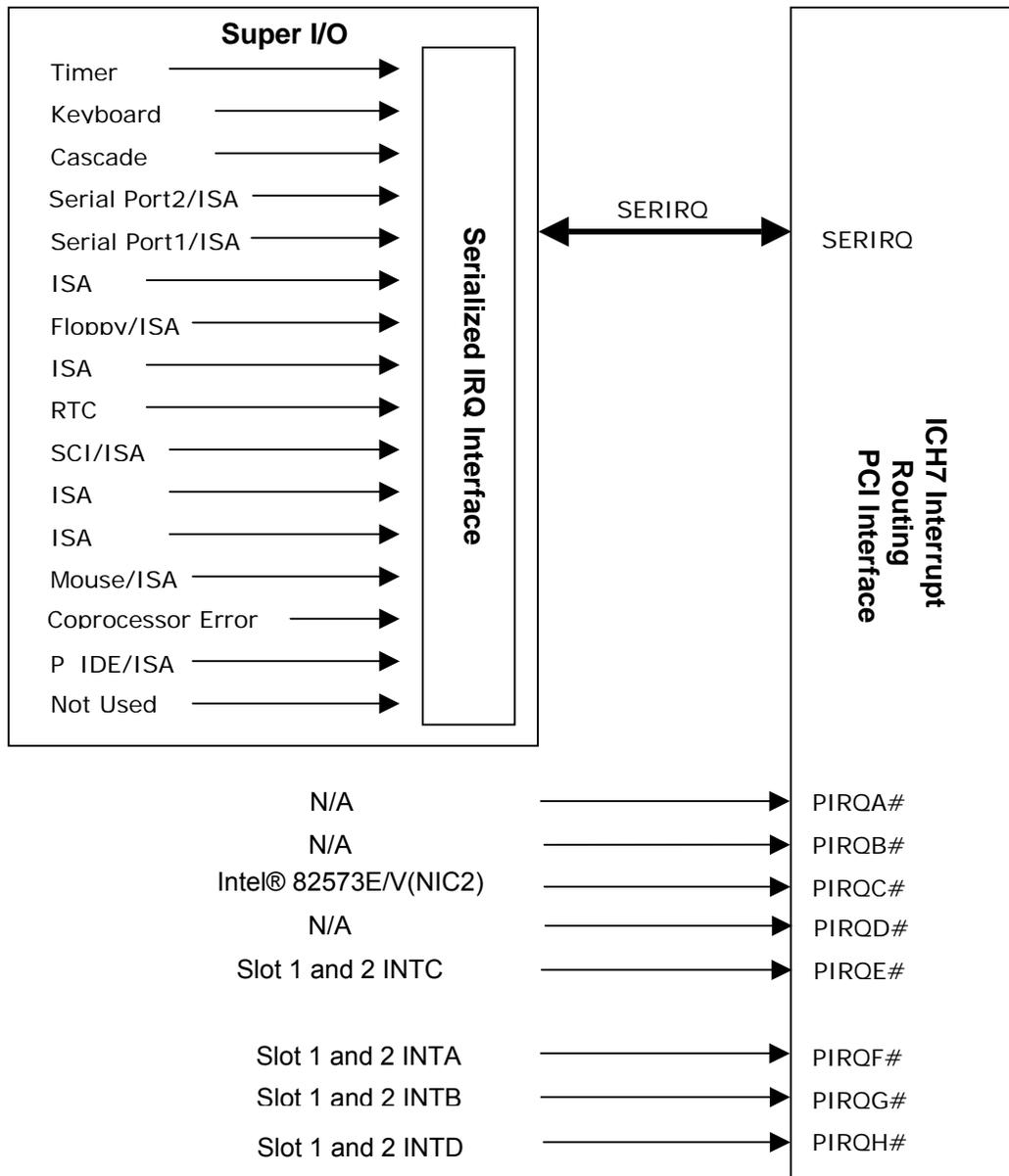


Рисунок 6. Диаграмма маршрутизации прерываний ICH7R

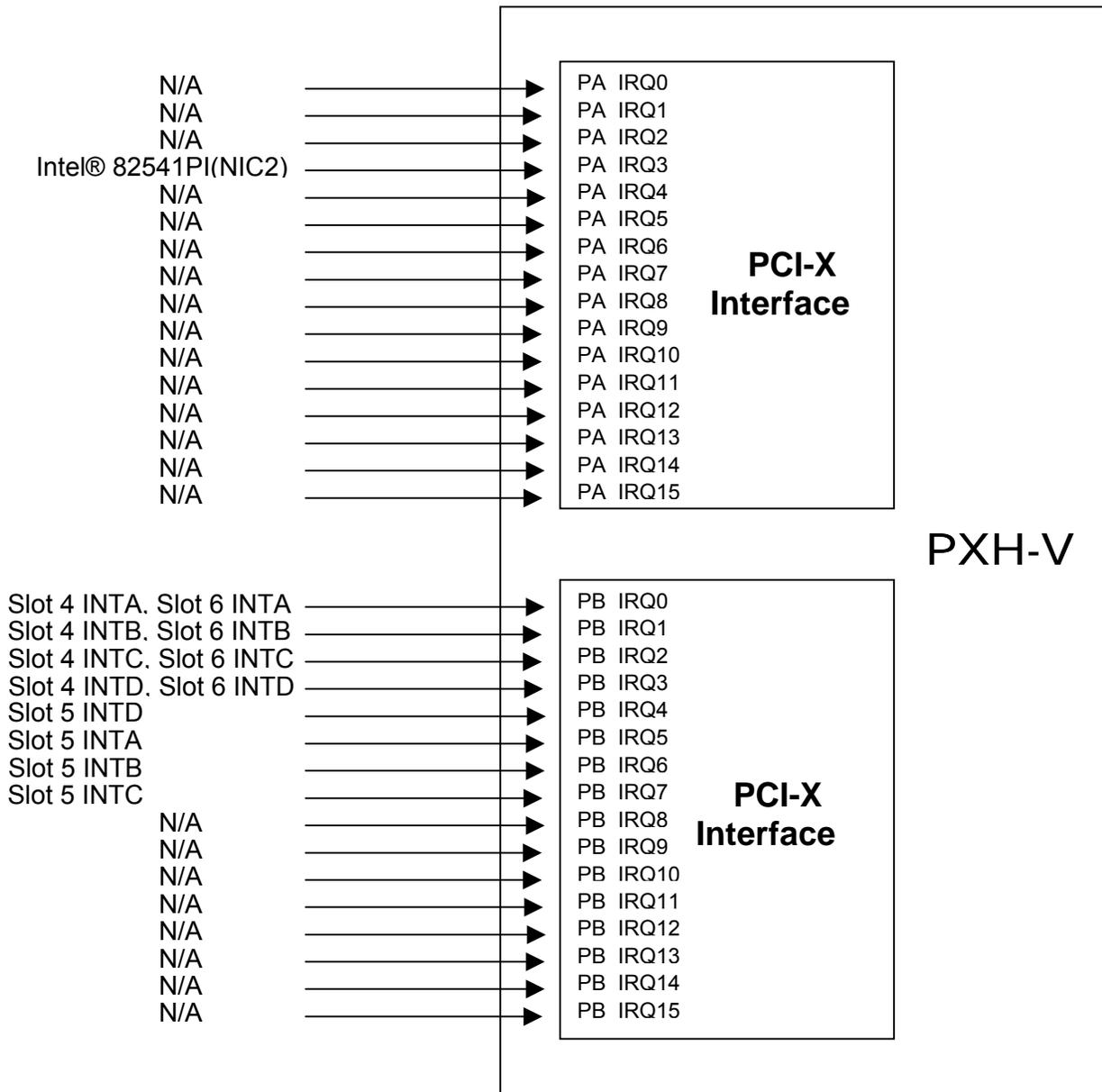


Рисунок 7. Диаграмма маршрутизации прерываний PXH-V

### 3.5.1 Поддержка видео

Системная плата начального уровня для серверов Intel® SE7230NH1-E содержит встроенный графический контроллер ATI ES1000\*, поддерживающий стандартные драйверы SVGA и обеспечивающий подключение аналогового дисплея. Графическая подсистема имеет выделенную память объемом 16МБ для работы встроенного графического контроллера. Основная плата имеет стандартный 15-контактный VGA-разъем на задней панели, на стандартной панели ввода/вывода ATX I/O. Видеоконтроллер отключается по умолчанию в настройках BIOS при обнаружении невстроенного графического адаптера в разьеме PCI-E или PCI.

#### 3.5.1.1 Видеорежимы

Таблица 17. Видеорежимы

Режим 2D	Частота кадров (Гц)	Поддержка видеорежима 2D			
		8 бит на пиксель	16 бит на пиксель	24 бит на пиксель	32 бит на пиксель
640x480	60, 72, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
800x600	60, 70, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1024x768	60, 72, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	43, 60	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	70, 72	Поддерживается	–	Поддерживается	Поддерживается
1600x1200	60, 66	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1600x1200	76, 85	Поддерживается	Поддерживается	Поддерживается	–
<b>Поддержка видеорежима 3D с включенным Z-буфером</b>					
Режим 3D	Частота кадров (Гц)	8 бит на пиксель	16 бит на пиксель	24 бит на пиксель	32 бит на пиксель
640x480	60, 72, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
800x600	60, 70, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1024x768	60, 72, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	43, 60, 70, 72	Поддерживается	Поддерживается	–	–
1600x1200	60, 66, 76, 85	Поддерживается	–	–	–

Продолжение на следующей странице

Таблица 17. Видеорежимы (продолжение)

Режим 3D	Частота кадров (Гц)	Поддержка видеорежима 3D с отключенным Z-буфером			
		8 бит на пиксель	16 бит на пиксель	24 бит на пиксель	32 бит на пиксель
640x480	60,72,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
800x600	60,70,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1024x768	60,72,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	43,60,70,72	Поддерживается	Поддерживается	Поддерживается	–
1600x1200	60,66,76,85	Поддерживается	Поддерживается	–	–

### 3.5.1.2 Вывод двух независимых изображений

- Встроенный графический контроллер не поддерживает подключение двух дисплеев.

### 3.5.2 Сетевые адаптеры (NIC)

Системная плата начального уровня для серверов Intel® SE7230NH1-E имеет два сетевых интерфейса 10/100/1000Base-T.

- NIC1 – это гигабитный Ethernet-контроллер Intel® 82573E/V, использующий ресурсы интерфейса x1 PCI-Express с Intel® ICH7R (PCI сегмент B).
- NIC2 – гигабитный Ethernet-контроллер Intel® 82541PI, использующий ресурсы сегмента PCI 32бит/33МГц с Intel® ICH7R (PCI сегмент A).

Контроллер Intel® 82573E/V и 82541PI Gigabit Ethernet состоит из единственного небольшого компонента с интегрированным управлением доступом к среде уровнем MAC и физическим уровнем (PHY). Гигабитные Ethernet-контроллеры Intel® 82573E/V и Intel® 82541PI обеспечивают подключение к гигабитной локальной сети Ethernet и при этом обладают очень малыми размерами, сравнимыми с размерами Ethernet-контроллеров текущего поколения, обеспечивающих передачу данных со скоростью 10/100 Мб/с (Fast Ethernet). Гигабитные Ethernet-контроллеры Intel® 82541PI и Intel® 82573E/V поддерживают протокол управления доступом к среде (MAC) четвертого и пятого поколения соответственно. Аппаратная часть контроллеров полностью соответствует стандартам IEEE 802.3 на интерфейс Ethernet в реализации 1000BASE-T, 100BASE-TX, и 10BASE-T (802.3, 802.3u, и 802.3ab). Контроллер осуществляет передачу и прием данных со скоростью 1000 МБ/с, 100 МБ/с, или 10 МБ/с. В дополнение к управлению функциями физического и канального уровней, контроллер обеспечивает прямое 32-разрядное соединение периферийных компонентов (PCI) с интерфейсом ред. 2.3 со скоростью 33 или 66МГц.

Ethernet-контроллер Intel® 82573E не поддерживает объединение сетевых адаптеров. Этот адаптер поддерживает технологию Intel® iAMT и не позволяет выполнять объединение.

### 3.5.2.1 Разъем встроенного сетевого адаптера и индикаторы состояния

К сетевым адаптерам подключены два светоиндикатора, расположенные на каждом сетевом адаптере. Для системных плат начального уровня для серверов Intel® SE7230NH1-E с AA-302 версии -302 и более ранних индикаторы на сетевых адаптерах описаны в таблицах 19 и 20. Индикаторы обоих сетевых адаптеров на платах с AA -400 и более поздних версий описаны в таблице 21.

**Таблица 18. Индикаторы состояния разъемов сетевых соединений**

**Таблица 19. Intel® 82573E/V (NIC 1)**

Индикатор	Цвет	Состояние индикатора	Условия
Левый	Зеленый	Не горит	Сетевое соединение не установлено.
		Включен	Сетевое соединение установлено.
		Мигает	Активность сети.
Правый	Нет	Не горит	Скорость передачи данных – 10 Мбит/с.
	Зеленый	Включен	Скорость передачи данных – 100 Мбит/с.
	Желтый	<b>Включен</b>	Скорость передачи данных – 1000 Мбит/с.

**Таблица 20. Гигабитный сетевой контроллер Intel® 82541PI (NIC 2)**

Индикатор	Цвет	Состояние индикатора	Условия
Левый	Желтый	Не горит	Сетевое соединение не установлено.
		Включен	Сетевое соединение установлено.
		Мигает	Активность сети.
Правый	Нет	Не горит	Скорость передачи данных – 10 Мбит/с.
	Желтый	Включен	Скорость передачи данных – 100 Мбит/с.
	Зеленый	<b>Включен</b>	Скорость передачи данных – 1000 Мбит/с.

Таблица 21. Intel® 82573E/V и Гигабитный контроллер Intel® 82541,  
AA D13543-400, D18675-400 и более поздний

Индикатор	Цвет	Состояние индикатора	Условия
Левый	Зеленый	Не горит	Сетевое соединение не установлено.
		Включен	Сетевое соединение установлено.
		Мигает	Активность сети.
Правый	Нет	Не горит	Скорость передачи данных – 10 Мбит/с.
	Зеленый	Включен	Скорость передачи данных – 100 Мбит/с.
	Желтый	<b>Включен</b>	Скорость передачи данных – 1000 Мбит/с.

### 3.5.3 Микросхема суперконтроллера ввода/вывода

Устройства National Semiconductor PC8374LOIBU\* (LX SKU) и SMsC LP47M182NR\* (LC SKU) SIO содержат все необходимые элементы для поддержки последовательных и параллельных портов, дисководов, клавиатуры с интерфейсом PS/2, мыши и отдельного контроллера монитора. Плата процессоров имеет следующие характеристики:

- GPIO
- Один последовательный порт
- Контроллер флоппи-дисководов
- Клавиатура и мышь
- Мониторинг локального аппаратного обеспечения
- Управление событиями пробуждения
- Поддержка восстановления системы

#### 3.5.3.1 Последовательный порт

Плата имеет один последовательный порт, реализованный как отдельный внешний 9-штырьковый разъем последовательного порта. В следующих разделах приведены подробности использования последовательных портов.

### 3.5.3.1.1 Serial Port A

Последовательный порт А представляет собой стандартный интерфейс DB9, расположенный на задней панели ввода/вывода серверной платы, ниже видеоразъема. Рядом с последовательным портом А трафаретной печатью выполнена надпись «Serial A». Указатель J8A1.

Таблица 22. Схема контактов коннектора для последовательного порта А

Контакт	Сигнал	Схема контактов коннектора для последовательного порта А
1	DCD	
2	DSR	
3	RX	
4	RTS	
5	TX	
6	CTS	
7	DTR	
8	RI	
9	GND	

### 3.5.3.2 Расширение шины X-Bus для флэш-загрузки, памяти и устройств ввода-вывода

Высокоскоростная шина X-bus поддерживает операции ввода/вывода и чтения/записи памяти, а также 8-разрядную шину данных и 28-разрядную адресацию.

### 3.5.3.3 Поддержка флоппи-диска

Контроллер флоппи-дисководов (FDC) в Super I/O функционально совместим с контроллерами флоппи-дисководов в DP8473 и N844077. Все функции контроллера флоппи-дисководов интегрированы в SIO\* и включают разделитель аналоговых данных и FIFO 16 байт. Основная плата имеет стандартный 34-контактный интерфейс для контроллера флоппи-дисководов.

### 3.5.3.4 Клавиатура и мышь

Два внешних порта PS/2, расположенные в задней части основной платы, предназначены для доступа к функциям клавиатуры и мыши.

### 3.5.3.5 Управление пробуждением

Суперконтроллер ввода/вывода содержит функциональные возможности, позволяющие различным событиям контролировать включение и выключение системы.

### 3.5.4 Флэш-память BIOS

В серверной системной плате используется устройство флэш-памяти Intel® 28F320C3. Intel® 28F320C3 представляет собой высокопроизводительный компонент памяти емкостью 32 Мбит, предоставляющий 2 096К x 16 для BIOS и пространство для долговременного хранения. Устройство флэш-памяти подключено к шине X bus через SIO\*.

### 3.5.5 Поддержка восстановления системы

I<sub>2</sub>C имеет интерфейс к датчикам Heceta\* (Мониторинг вентиляторов и управление ими (FMC)).

- Одно устройство управления вентилятором на базе широтно-импульсного модулятора
- Управление ПО или функцией обратной связи с температурой окружающей среды
- Обнаружение вскрытия корпуса

## 3.6 Замена резервной батареи

Литиевая батарея серверной системной платы обеспечивает питание часов реального времени в течение 10 лет при отсутствии других источников питания. Когда батарея начинает садиться, подаваемое ею напряжение падает и настройки сервера, хранящиеся в памяти CMOS RAM (например, дата и время) могут исказиться. Список утвержденных устройств Вы можете получить у своего дилера или представителя службы поддержки.



#### ОСТОРОЖНО

Опасность взрыва при неправильной замене батареи. Батарея может быть заменена только на аналогичное устройство или устройство аналогичного типа, рекомендованное производителем оборудования. Утилизация использованных батарей должна производиться согласно инструкциям производителя.



#### ADVARSEL!

Lithiumbatteri – Eksplosionsfare ved fejlagtig håndtering. Udskiftning må kun ske med batteri af samme fabrikat og type. Levér det brugte batteri tilbage til leverandøren.



#### ADVARSEL

Lithiumbatteri – Eksplosjonsfare. Ved utskifting benyttes kun batteri som anbefalt av apparatfabrikanten. Brukt batteri returneres apparatleverandøren.



**VARNING**

Explosionsfara vid felaktigt batteribyte. Använd samma batterityp eller en ekvivalent typ som rekommenderas av apparattillverkaren. Kassera använt batteri enligt fabrikantens instruktion.



**VAROITUS**

Paristo voi räjähtää, jos se on virheellisesti asennettu. Vaihda paristo ainoastaan laitevalmistajan suosittelemaan tyyppiin. Hävitä käytetty paristo valmistajan ohjeiden mukaisesti.

## 4. BIOS

---

### 4.1 Утилита BIOS Setup

Утилита BIOS Setup служит для изменения конфигурации системы и просмотра текущих настроек и состояния рабочей среды.

Утилита BIOS Setup хранит настройки конфигурации в области памяти долговременного хранения. Изменения, внесенные в утилите BIOS Setup, не вступают в силу до перезагрузки системы. Вход в утилиту BIOS Setup может осуществляться посредством нажатия клавиши F2 в начале процедуры POST после вывода соответствующего сообщения.

#### 4.1.1 Локализация

Программа настройки и ее справочная служба в настоящее время реализованы на шести языках. Однако в зависимости от требований к размещению элементов, поддержка языков зависит от следующих условий.

В BIOS обеспечивается поддержка языков на основе требований производителя оборудования. Такого результата планируется достигнуть через определенное время.

Основной поддерживаемый язык – английский США. Только в отношении этого языка гарантируется верный перевод и корректная работа.

#### 4.1.2 Переустановка конфигурации

Существуют различные механизмы для возвращения значений по умолчанию путем переустановки конфигурации системы. После обнаружения запроса на переустановку конфигурации системы, BIOS загрузит значения конфигурации системы по умолчанию во время следующей процедуры POST.

Запрос на переустановку конфигурации системы может вызываться перемещением переключки Clear CMOS.

### 4.1.3 Команды с клавиатуры

На панели команд с клавиатуры содержатся следующие команды:

**Таблица 23. Опции панели команд с клавиатуры программы BIOS Setup**

Ключ	Option	Описание
Enter	Execute Command	Клавиша Enter используется для активации подменю если выбранная позиция является подменю или для отображения списка опций если для выбранной позиции существует список опций или для открытия поля ввода данных для таких функций, как время и дата. В случае отображения списка опций, повторное нажатие клавиши Enter приведет к закрытию этого списка, что позволит выбрать другую позицию меню.
ESC	Exit	Клавиша ESC используется для выхода из любого поля. Эта клавиша отменяет нажатие клавиши Enter. При нажатии клавиши ESC во время редактирования любого поля или выбора позиции из списка, происходит возврат в меню.  При нажатии клавиши ESC в любом подменю происходит возврат в родительское меню. При нажатии клавиши ESC в любом основном меню появляется окно подтверждения выхода и пользователю будет предложено сохранить изменения. При выборе «No» и нажатии Enter или при нажатии клавиши ESC пользователь возвращается в меню, открытое до нажатия клавиши ESC без изменений настроек. При выборе «Yes» и нажатии клавиши Enter, программа BIOS Setup закрывается, и BIOS продолжает тестирование системы при включении.
↑	Select Item	Стрелка вверх используется для выбора предыдущего значения списка значений или предыдущей опции списка опций меню. После этого выбранная позиция должна быть активирована нажатием клавиши Enter.
↓	Select Item	Стрелка вниз используется для выбора следующего значения в списке опций меню или списке значений. После этого выбранная позиция должна быть активирована нажатием клавиши Enter.
←→	Выбор пункта меню	Стрелки влево и вправо используются для перемещения между пунктами главного меню. Нажатие этих клавиш не влияет на подменю или список выбора.
Tab	Select Field	Клавиша Tab используется для перемещения между полями. Например, клавиша Tab может использоваться для перемещения с поля часов в поле минут в главном меню.
-	Change Value	Клавиша минус на цифровой клавиатуре используются для изменения значений текущей позиции на предыдущее значение. Эта клавиша позволяет менять значения списка без открытия всего списка.
+	Change Value	Клавиша плюс на цифровой клавиатуре используются для изменения значений текущей позиции на следующее значение. Эта клавиша позволяет менять значения списка без открытия всего списка. На 106-клавишных клавиатурах с японской раскладкой клавиша плюс имеет код сканирования, отличный от клавиши плюс на других клавиатурах, но ее нажатие производит то же воздействие.

Продолжение на следующей странице

**Таблица 23. Опции панели команд с клавиатуры программы  
BIOS Setup (продолжение)**

<b>Ключ</b>	<b>Option</b>	<b>Описание</b>
F9	Setup Defaults	При нажатии клавиши F9 на экран выводится следующее сообщение:  <b>Load Setup Defaults?</b> <b>[OK] [Cancel]</b>  При выборе значения «OK» и нажатии клавиши Enter всем настройкам системы будут возвращены значения по умолчанию. При выборе значения «Cancel» и нажатии клавиши Enter или при нажатии клавиши ESC пользователь возвращается на тот этап, на котором он находился до нажатия клавиши F9. Настройки системы при этом не меняются.
F7	Discard Changes	При нажатии клавиши F7 на экран выводится следующее сообщение:  <b>Discard Changes?</b> <b>[OK] [Cancel]</b>  При выборе опции «OK» и нажатии клавиши Enter все изменения не сохраняются и программа BIOS Setup закрывается. При выборе опции «Cancel» и нажатии клавиши Enter или при нажатии клавиши ESC пользователь возвращается на тот этап, на котором он находился до нажатия клавиши F7. Настройки системы при этом не меняются.
F10	Save Changes and Exit	При нажатии клавиши F10 на экран выводится следующее сообщение:  <b>Save configuration changes and exit setup?</b> <b>[OK] [Cancel]</b>  При выборе опции «OK» и нажатии клавиши Enter все изменения сохраняются и программа BIOS Setup закрывается. При выборе опции «Cancel» и нажатии клавиши Enter или при нажатии клавиши ESC пользователь возвращается на тот этап, на котором он находился до нажатия клавиши F10. Настройки системы при этом не меняются.

#### **4.1.4 Вход в утилиту BIOS Setup**

Вход в программу BIOS Setup осуществляется посредством нажатия клавиши F2 во время процедуры POST.

##### **4.1.4.1 Меню Main**

После входа в программу BIOS Setup на экране выводится Меню Main. После входа в программу BIOS Setup на экране выводится Меню Main. В нем отображаются различные пункты меню, которые может выбрать пользователь. В таблицах ниже описываются опции меню и подменю. Значения по умолчанию представлены жирным шрифтом.

Таблица 24. Опции меню Main программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Версия BIOS	Нет	Нет	Идентификатор BIOS (не включает время и дату выпуска)
Тип процессора	Нет	Нет	
Технология Hyper-Threading	<b>Включено</b> Отключено	Нет	Если Ваша операционная система не поддерживает технологию Hyper Threading, выберите «Отключить» (Disable).
Тактовая частота	Нет	Нет	Измеренная частота процессора
Скорость системной шины	Нет	Нет	Вывод скорости системной шины
Скорость системной памяти	Нет	Нет	Вывод скорости системной памяти
Кэш-память L2 RAM	Нет	Нет	
Общий объем памяти	Нет	Нет	Обнаруженный объем памяти
Режим памяти	Нет	Нет	Вывод информации о памяти
Канал памяти А Разъем 0	Нет	Нет	Вывод информации об определенной памяти
Канал памяти А Разъем 1	Нет	Нет	
Канал памяти В Разъем 0	Нет	Нет	
Канал памяти В Разъем 1	Нет	Нет	
Дополнительная информация о системе	Нет	Нет	Выбирает подменю с дополнительной информацией по системе.
Системная дата	DAY MM/DD/YYYY	Для выбора поля используйте [TAB] или [SHIFT-TAB]. Для конфигурации даты системы используйте клавиши [+] или [-].	Производит конфигурацию даты системы. По умолчанию [Tue 01/01/2002]. День недели устанавливается автоматически.
Системное время	HH:MM:SS	Для выбора поля используйте [TAB] или [SHIFT-TAB]. Для конфигурации времени системы используйте клавиши [+] или [-].	Конфигурирует время системы. По умолчанию 00:00:00

4.1.4.1.1 Подменю *Additional System Information*

Таблица 25. Подменю *Additional System Information* программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
System Information (информация о системе)			Информационный дисплей.
Производитель	Нет	Нет	
Наименование продукции	Нет	Нет	
Версия	Нет	Нет	
Серийный номер	Нет	Нет	
Информация о серверной плате			
Производитель	Нет	Нет	
Наименование продукции	Нет	Нет	
Версия	Нет	Нет	
Серийный номер	Нет	Нет	
Информация о корпусе			
Производитель	Нет	Нет	
Версия	Нет	Нет	
Серийный номер	Нет	Нет	
Инвентарный ярлык	Нет	Нет	

## 4.1.4.2 Меню «Advanced»

Таблица 26. Опции меню Advanced программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Boot Configuration	Нет	Настройка загрузочных устройств	Выбор подменю
Peripheral Configuration	Нет	Конфигурирование периферийных устройств	Выбор подменю
Drive Configuration	Нет	Настройка ведущего и ведомого устройства на основном и дополнительном контроллере	Выбор подменю
Floppy Configuration	Нет	Настройка флоппи-дисководов.	Выбор подменю
Event Log Configuration	Нет	Просмотр и сброс событий в журнале событий	Выбор подменю
Video Configuration	Нет	Конфигурирование видео	Выбор подменю
Аппаратный мониторинг	Нет	Конфигурирование мониторинга аппаратного обеспечения	Выбор подменю
Chipset Configuration	Нет	Конфигурирование набора микросхем	Выбор подменю
Конфигурирование управления	Нет	Конфигурирование управления	Выбор подменю
USB Configuration	Нет	Настройка поддержки USB.	Выбор подменю

## 4.1.4.2.1 Подменю Boot Configuration

Таблица 27. Подменю Boot Configuration, меню Advanced Menu, программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Num-Lock	Не горит <b>Включен</b>	Включение и выключение режима Num Lock на клавиатуре	
Контроль работы вентилятора процессора	Отключение <b>Включение</b>	Включение или отключение контроля работы вентилятора процессора	
Контроль работы вентилятора системы	Отключение <b>Включение</b>	Нет	
Lowest Fan Speed	<b>Низкая скорость</b> Не горит	Определяет нижний предел скорости вращения вентилятора корпуса. Низкая скорость: При низких температурах вентилятор работает на пониженной скорости. Включение: При низких температурах вентилятор отключается.	
Max CPUID Value Limit	<b>Отключено</b> Включено	Эта опция должна быть включена для загрузки устаревших операционных систем, не поддерживающих процессоры с расширенными функциями CPUID.	
Подсказка для входа в программу настройки	Не горит <b>Включен</b>	Отображение «Нажмите F2 для входа в программу настройки» (Press F2 to Enter Setup) во время процедуры POST	

#### 4.1.4.2.2 Подменю *Peripheral Configuration*

**Таблица 28. Подменю *Peripheral Configuration*, меню *Advanced Menu*, программы *BIOS Setup***

Характеристика	Опции	Текст справки	Описание
Последовательный порт	Отключение <b>Включение</b>	Нет	
Интегрированное сетевое решение PCI Express*	Отключение <b>Включение</b>	Отключает или включает интегрированное сетевое решение PCI Express* (NIC1 Intel 82573E/V)	
Интегрированное сетевое решение PCI	Отключение <b>Включение</b>	Отключает или включает интегрированное сетевое решение PCI Express* (NIC2 Intel 82541P I)	

#### 4.1.4.2.3 Подменю *Drive Configuration*

**Таблица 29. Опция меню *Drive Configuration*, меню *Advanced*, программы *BIOS Setup***

Характеристика	Опции	Текст справки	Описание
Использовать автоматический режим	Отключение <b>Включение</b>		
Режим ATA/IDE	Стандартные <b>Улучшение функций</b>	Переключение контроллера SATA в Расширенный (Enhanced) режим или в режим совместимости (Legacy)	Управляет состоянием интегрированного контроллера S-ATA и P-ATA.
Конфигурировать контроллер S-ATA как RAID-контроллер	<b>IDE</b> RAID AHCI	Настройка контроллера SATA под соответствующие типы	Данная возможность будет использоваться в улучшенном режиме.
S.M.A.R.T.	<b>Включено</b> Отключено	S.M.A.R.T. означает использование технологии автоматического мониторинга, анализа и создания отчетов.	В большинстве случаев должна использоваться автоматическая настройка.
SATA порт 0	Нет	Нет	Отображение определенных жестких дисков SATA
SATA порт 1	Нет	Нет	Отображение определенных жестких дисков SATA
SATA порт 2	Нет	Нет	Отображение определенных жестких дисков SATA

Продолжение на следующей странице

**Таблица 29. Опция меню Drive Configuration, меню Advanced ,  
программы BIOS Setup (продолжение)**

Характеристика	Опции	Текст справки	Описание
SATA порт 3	Нет	Нет	Отображение определенных жестких дисков SATA
Primary Master	Нет	Нет	Обнаруженное ведущее устройство на основном контроллере PATA
Primary Slave	Нет	Нет	Обнаруженное ведомое устройство на основном контроллере PATA
Пауза жестких дисков (с)	0 5 10 15 20 25 30 35	Пауза в секундах, которая будет выдержана перед автоматическим обнаружением жестких дисков	

#### 4.1.4.2.4 Подменю Floppy Configuration

**Таблица 30. Подменю Floppy Configuration, меню Advanced Menu,  
программы BIOS Setup**

Характеристика	Опции	Текст справки	Описание
Diskette Controller	Отключение Включение <b>Автоматическое</b>	Включение и выключение контроллера дисководов гибких дисков	
Diskette Write Protect	<b>Отключение</b> Включено	Включение или отключение защиты от записи флоппи-диска	
Тип флоппи-диска	<b>1,44 МБ</b> 2,88 МБ	Емкость дисковода	

#### 4.1.4.2.5 Подменю Event Log Configuration

Таблица 31. Подменю Event Log Configuration, меню Advanced Menu, программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Посмотреть журнал событий		Посмотреть событие	
Очистить журнал событий	<b>Отключено</b> Включено	Стереть событие	Если выбрано значение «Отключено» (Disable), журнал событий будет очищен при следующем сбросе системы
ECC Event Logging	Отключено <b>Включено</b>		Включение/отключение журнала событий
Ведение журнала событий ECC	Отключено <b>Включено</b>		Включение/выключение записи событий ECC в журнал событий

#### 4.1.4.2.6 Подменю Video Configuration

Таблица 32. Подменю Video Configuration, меню Advanced Menu, программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Primary Video Adapter	<b>Автоматически</b> Графическое решение Ext PCIE (PEG) Графическое решение Ext PCI		

#### 4.1.4.2.7 Опции подменю Chipset Configuration

Таблица 33. Подменю Chipset Configuration, меню Advanced Menu, программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Конфигурация модулей памяти	Нет	Нет	Выбор подменю настройки системы памяти
Конфигурирование PCI Express*	Нет	Нет	Выбор подменю настройки PCI Express*
PCI Latency Timer	32 64 96 128 160 192 224 248		

**4.1.4.2.7.1 Подменю Memory Configuration**

Данное подменю предоставляет информацию о модулях памяти DIMM, обнаруженных BIOS. Количество модулей памяти DIMM напечатано на основной плате рядом с каждым устройством.

**Таблица 34. Опция подменю Memory Configuration, подменю Chipset Configuration, меню Advanced Menu, программы BIOS Setup**

Характеристика	Опции	Текст справки	Описание
Исправление подсистемы памяти	Non-ECC <b>ECC</b>	Позволяет пользователю включить/выключить сообщения об ошибках, если система и все установленные модули памяти поддерживают ECC (код коррекции ошибок).	
Частота модулей памяти	Нет	Нет	Информационный дисплей.
SDRAM tCL	Нет	Нет	
SDRAM tRCD	Нет	Нет	
SDRAM tRP	Нет	Нет	
SDRAM tRASmin	Нет	Нет	
Напряжение DDR2	Нет	Нет	
Общий объем памяти	Нет	Нет	
Режим памяти	Нет	Нет	
DIMM 1A	Нет	Нет	
DIMM 2A	Нет	Нет	
DIMM 1B	Нет	Нет	
DIMM 2B	Нет	Нет	

**4.1.4.2.7.2 Подменю PCI Configuration**

Это подменю обеспечивает управление устройствами PCI и их опциональными ПЗУ. Если BIOS сообщает об ошибке процедуры POST №146, используйте это меню для отключения опциональных ПЗУ, которые не требуются для загрузки системы.

**Таблица 35. Опция подменю PCI Express\* Configuration, подменю Chipset Configuration, меню Advanced Menu, программы BIOS Setup**

Характеристика	Опции	Текст справки	Описание
Установленная ширина PEG	Нет	Нет	
Шаблон теста на соответствие	<b>Отключено</b> Включено	Нет	

#### 4.1.4.2.8 Подменю USB Mass Storage Device Configuration

Таблица 36. Опция подменю Подменю USB Mass Storage Device Configuration, меню Advanced программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
USB 2,0	Включено Отключено	Нет	Включение / отключение всех портов USB

#### 4.1.4.3 Меню «Security»

Таблица 37. Опции меню Security программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Пароль администратора	Нет	Установлено / Не установлено	Информационный дисплей.
Пароль пользователя	Нет	Установлено / Не установлено	Информационный дисплей.
Установка пароля администратора	Нет	Установка пароля администратора	Для сброса пароля введите пустой пароль
Установка пароля пользователя	Нет	Установка пароля пользователя	При установке пароля администратора данный узел становится неактивным. Для сброса пароля введите пустой пароль.
Текст для плат расширения	<b>Отключено</b> Включено	Нет	
Датчик вскрытия корпуса	Отключено <b>Включено</b>	Нет	Помещение в журнал событий записей о вскрытии корпуса
Технология XD	Отключено <b>Включено</b>	Нет	Включение / отключение функциональной возможности процессора Execute disable Bit.

## 4.1.4.4 Меню «Power»

Таблица 38. Меню Power программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
After «Power» Failure	<b>Stay off</b> Last State (Последнее состояние) Питание включено	Определяет режим работы в случае сбоя электросети. Не включаться: При восстановлении питания система останется выключенной. Последнее состояние: При восстановлении питания система вернется в состояние, в котором находилась при его исчезновении. Питание включено: При восстановлении питания система будет включена.	
Wake on LAN from S5	Stay Off (Не включаться) Питание включено	Действие в случае, когда при выключенном питании поступает событие от системы управления питанием PCI на пробуждение системы.	

#### 4.1.4.5 Меню «Boot»

Таблица 39. Меню Boot программы BIOS Setup

Характеристика	Опции	Текст справки	Описание
Тип меню Boot	<b>Нормальный</b> Расширенный	Нет	
Порядок загрузки	Меняются	Нет	Укажите порядок загрузочных устройств
Порядок жестких дисков	Меняются	Нет	Укажите порядок загрузки с доступных жестких дисков
Порядок дисководов CD/DVD-ROM	Меняются	Нет	Укажите порядок загрузки с доступных дисководов CD/DVD
Порядок загрузки со съемных дисков	Меняются	Нет	Укажите порядок загрузки со съемных устройств
Загрузка с оптических дисководов	Отключено <b>Включено</b>	Включение или выключение загрузки с оптических дисководов	
Загрузка со съемных устройств	Отключено <b>Включено</b>	Включение или выключение загрузки со съемных устройств	
Загрузка из сети	Отключено <b>Включено</b>	Включение или выключение загрузки из сети	
Загрузка с USB- устройств	Отключено <b>Включено</b>	Включение или выключение загрузки с USB-устройств	
Тип эмуляции дисководов Zip	<b>Флоппи</b> Жесткий диск	Тип эмуляции дисководов zip	

## 4.1.4.6 Меню «Exit»

Таблица 40. Меню Exit программы BIOS Setup

Характеристика	Опции	Текст справки
Выход и сохранение изменений	Нет	Выход из настроек системы после сохранения изменений. Для этой операции можно использовать клавишу F10.
Выход и отмена изменений	Нет	Выход из настроек системы, изменения не сохраняются. Для этой операции можно использовать клавишу ESC.
Загрузка оптимальных настроек	Нет	Восстанавливает все значения по умолчанию в отношении изменений, внесенных в любой из вопросов программы настройки. Для этой операции можно использовать клавишу F9.
Загрузка по умолчанию параметров пользователя	Нет	Загрузка по умолчанию параметров пользователя.
Сохраняет настройки пользователя	Нет	Сохраняет настройки пользователя.
Отмена изменений	Нет	Отменяет все изменения, внесенные в любой из вопросов программы настройки. Для этой операции можно использовать клавишу F7.

## 4.2 Обновления BIOS

## 4.2.1 Подготовка к обновлению

Перед обновлением BIOS выполните следующие подготовительные шаги:

1. Запись текущих настроек BIOS.
2. Загрузка утилиты обновления.
3. Посмотреть примечания к версии.
4. Сделать копию текущей версии BIOS.

## 4.2.2 Запись текущих настроек BIOS

1. Перезагрузите компьютер и нажмите клавишу <F2> при появлении сообщения:

Press <F2> Key if you want to run SETUP

2. Запишите текущие настройки программы BIOS Setup или перейдите в меню Exit и выберите опцию «Save Custom Defaults».

**Примечание:** Не пропускайте шаг 2. Эти параметры понадобятся при настройке компьютера после окончания процедуры обновления.

Если пользователь выбрал опцию «Save Custom Defaults» после установки новой версии программы BIOS, он сможет восстановить настройки, выбрав опцию «Load Custom Default».

### 4.2.3 Загрузка утилиты обновления

Пользователь может обновить программу BIOS, используя новые файлы программы BIOS и утилиту обновления BIOS. Пользователь может получить обновление программы BIOS и утилиту на сайте службы поддержки Intel Customer Support:

<http://support.intel.com/support/motherboards/server/SE7230NH1-E>.

### 4.2.4 Создание загрузочной дискеты

1. Используйте систему DOS для создания дискеты.
2. Вставьте дискету во флоппи-дисковод.
3. Для неотформатированной дискеты в командной строке C:\ prompt, введите :

```
format a:/s
```

или для отформатированной дискеты введите:

```
sys a:
```

4. Нажмите <Enter>.

### 4.2.5 Инструкция по обновлению BIOS с помощью средства iFlash

1. Загрузите средство обновления BIOS через DOS с указанного выше Web-сайта серверных системных плат и скопируйте это средство на загрузочную дискету DOS или другой сменный загрузочный носитель DOS.
2. После загрузки DOS запустите iflash.exe. Выберите и запустите пункт «Обновление BIOS» (System BIOS update).
3. Средство iflash отобразит диалог выбора файла, в котором необходимо выбрать файл .BIO, содержащий обновление BIOS. На носителе, как правило, должен находиться только один такой файл, который был скопирован на шаге 1. Выберите файл .BIO и нажмите <Enter> для продолжения.
4. После успешного завершения процедуры обновления средство обновления предложит выполнить перезапуск системы.

#### 4.2.6 Инструкция по обновлению BIOS с помощью Express BIOS

На странице BIOS системной платы начального уровня для серверов Intel® SE7230NH1-E выберите средство обновления Express BIOS Update.

Загрузите файл на свой жесткий диск или выберите «Запуск из текущего места» (Run from Current Location). (Если Вы выбрали «Запуск из текущего места», пропустите шаг 3).

**Примечание:** Запомните путь на жестком диске, по которому Вы сохранили этот файл. Это средство можно сохранить на дискете. Это полезно в случае необходимости обновления BIOS в нескольких одинаковых системах.

1. Обязательный шаг: закройте все другие работающие приложения.

**Примечание:** Этот шаг является обязательным. При выходе из последнего окна утилиты быстрого обновления BIOS система будет перезагружена.

2. Выполните двойной щелчок на выполняемом файле в той папке, в которую Вы его сохранили. При нажатии запустится программа обновления.
3. Для обновления BIOS выполняйте инструкции, появляющиеся в диалоговых окнах утилиты обновления. На некоторых новых платах после перезапуска системы на мониторе не будет изображения и система будет издавать серию звуковых сигналов в течение приблизительно 30 секунд.

#### 4.2.7 Восстановление настроек CMOS после обновления BIOS

После перезапуска системы сравните идентификационный номер BIOS, чтобы убедиться, что новая версия BIOS была успешно установлена.

1. Во время загрузки нажмите клавишу [F2] и войдите в программу BIOS Setup Utility.
2. Восстановите настройки CMOS по умолчанию, нажав [F9], затем нажмите [ENTER], чтобы загрузить настройки по умолчанию.

**Примечание:** Если перед обновлением BIOS пользователь сохранил настройки CMOS как индивидуальные настройки по умолчанию, то для восстановления прежних настроек необходимо перейти в меню Exit и выбрать опцию «Load Custom Defaults» (Загрузить индивидуальные настройки по умолчанию).

3. Нажмите F10 для сохранения конфигурации.
4. После этого нажмите [ENTER], чтобы сохранить изменения.
5. Пройдите все экраны с параметрами.
6. Установите в настройках CMOS значения, которые были установлены до обновления BIOS.

#### 4.2.7.1 Восстановление BIOS

В маловероятном случае прерывания процедуры обновления флэш-памяти из-за аварии, BIOS может остаться в непригодном для использования состоянии. Для восстановления нормальной работы BIOS потребуется выполнить следующие действия (убедитесь, что к системной плате подключены блок питания и динамик, и что флоппи-дисковод подключен, как диск A):

1. Установите переключатель восстановления Flash-памяти в режим восстановления.
2. Установите загрузочную дискету в дисковод A:
3. Перезагрузите систему.
4. Поскольку в постоянной области загрузочного блока имеется только небольшой объем программного кода, данная процедура производится без изображения. Данную процедуру можно контролировать, слушая сигналы динамика и следя за индикатором флоппи-дисковода. Если система издает звуковые сигналы, и индикатор на флоппи-дисководе горит, система выполняет копирование кода восстановления на устройство флэш-памяти. Когда индикатор дисковода выключается, это означает, что восстановление завершено.
5. Выключите питание системы.
6. Установите переключатель восстановления флэш-памяти в стандартное положение.
7. Оставьте дискету с обновлением в дисковом A: и включите систему.

**Примечание:** Если во время загрузки появится сообщение об ошибке «CMOS/GPNV Checksum Bad...Press F2 to Run SETUP», нажмите [F2] для перехода в утилиту BIOS Setup, нажмите [F9] для загрузки значений по умолчанию, а затем нажмите [F10], чтобы сохранить изменения и выйти.

## 4.3 Перезагрузка ОС, переход в режим сна и пробуждение

### 4.3.1 Расширенный интерфейс управления конфигурацией и питанием (ACPI)

ACPI-совместимая операционная система генерирует SMI с целью запроса системы о переключении в режим ACPI. В ответ BIOS включает режим ACPI. Система автоматически возвращается в прежний режим после нажатия кнопки reset или выключения и включения питания.

Серверная системная плата Intel® SE7230NH1-E поддерживает состояния S0, S1, S4 и S5. В случае если система работает в режиме ACPI, операционная система сохраняет контроль над системой, и методы ввода и пробуждения для каждого состояния приостановки определяются настройками операционной системы.

**Примечание:** Возможности входа в режим «сна» и пробуждения обеспечиваются аппаратными устройствами, однако включаются операционной системой.

<b>Состояние приостановки S0</b>	Состояние приостановки S0 означает, что все системы включены. В этом состоянии режим приостановки отключен.
<b>Состояние приостановки S1</b>	Состояние S1 представляет собой состояние приостановки с возможностью быстрого пробуждения. В данном состоянии рабочая информация системы не теряется (процессор или набор микросхем). Сохранение рабочей информации обеспечивается аппаратными средствами.
<b>Состояние приостановки S4</b>	Состояние долговременной приостановки S4 (NVS) представляет собой особое глобальное состояние системы, при котором рабочая информация сохраняется и восстанавливается (относительно медленно) при прекращении подачи питания на плату. Если система получила команду войти в режим сна S4, операционная система запишет рабочую информацию системы в файл долговременного хранения и пометит ее соответствующими маркерами.
<b>Состояние приостановки S5</b>	Состояние приостановки S5 сходно с состоянием приостановки S4 во всех отношениях, за исключением того, что операционная система не сохраняет никакую информацию системы и не позволяет никаким устройствам пробуждать систему. Система находится в состоянии «программного» выключения и должна быть полностью перезагружена после пробуждения.

#### 4.3.1.1 Включение кнопкой питания

Кнопка питания / Ввод (J1J1 контакт 11 и 13) используется для передачи сигнала FP\_PWR\_BTN\_N в контроллер mBMC (PC87431M). Контроллер mBMC передаст сигнал MBMC\_PWR\_BTN\_N к ICH7. Сигнал PWRBTN# от блока контроллеров ICH7R вызывает событие пробуждения. После этого сигнал SLP\_S3 от ICH7R не подается. Сигнал SLP\_S3 переходит к сигналу PS\_ON# блока питания ATX через инвертер, а затем осуществляется переход к состоянию включения.

#### 4.3.1.2 Выключение (стандартный вариант)

Контроллер ICH7 генерирует SMI при нажатии кнопки питания. BIOS обслуживает это SMI и устанавливает в ICH7 и SIO\* состояние OFF (ВЫКЛ).

#### 4.3.1.3 Состояния режима сна системы

Основная плата поддерживает пробуждение из различных источников в конфигурации без поддержки ACPI, например, при использовании операционной системы, не поддерживающей ACPI. Источники пробуждения определены в данной таблице.

**Таблица 41. Поддерживаемые события пробуждения**

Событие пробуждения	Поддержка через ACPI (состояние сна)	Поддержка унаследованных источников пробуждения
Кнопка питания	Система пробуждается всегда	Система пробуждается всегда
События управления питанием карт PCI 32/33	S1, S4	S5
PME основного устройства PCI 64/66	S1, S4	S5
Будильник часов реального времени	S1, S4	Нет
Мышь	S1	Нет
Клавиатура	S1	Нет
Порт USB	S1	Нет

Операционная система с поддержкой ACPI программирует ICH7R и SIO на пробуждение системы при наступлении определенного события, но в стандартном режиме BIOS включает/отключает различные источники пробуждения в зависимости от настройки в BIOS Setup. Операционная система или драйвер должны очищать любые остающиеся биты состояния пробуждения (например, бит состояния Wake on LAN в специализированной интегральной микросхеме сетевого адаптера (ASIC), или бит состояния события управления питанием PCI (PME) в устройстве PCI). Стандартная функция пробуждения отключена по умолчанию.



## **5. Архитектура управления платформой**

---

### **5.1 Кнопка Reset**

При нажатии кнопки «Reset» произойдет аппаратная перезагрузка системы.

### **5.2 Кнопка диагностического прерывания (Кнопка NMI на контрольной панели)**

Нажатие кнопки «NMI» приводит к немаскируемому прерыванию работы процессоров.



## 6. Сообщения об ошибках и обработка ошибок

### 6.1.1 Звуковые коды ошибок BIOS издаваемые в ходе проверки POST

В таблице ниже перечислены звуковые сигналы об ошибках, обнаруженных во время тестирования системы при включении. До инициализации изображения BIOS использует эти звуковые сигналы для информирования пользователей о наличии ошибок.

Таблица 42. Звуковые сигналы BIOS

Звуковые сигналы	Сообщение об ошибке	Коды хода POST	Описание
1	Критические ошибки		Система была остановлена из-за обнаружения неуказанной критической ошибки.
2	Ошибка процессора		Система была остановлена из-за обнаружения критической ошибки, относящейся к проводимому процессу.
3	Ошибка памяти		Система была остановлена из-за обнаружения критической ошибки, относящейся к памяти.
4	Ошибки системной платы		Система была остановлена из-за обнаружения критической ошибки, относящейся к аппаратному обеспечению системной материнской платы.

Таблица 43. Звуковые сигналы BIOS

Звуковые сигналы	Сообщение об ошибке	Коды хода POST	Описание
1	Запущено восстановление	E9h	Запуск процесса восстановления
2	Ошибка загрузки с восстановлением	Запись серии POST-кодов: EFh, FAh, FBh, F4h, FCh, FDh, FFh	Не удается загрузиться с дискеты, устройства ATAPI или устройства ATAPI. Повторная процедура процесса загрузки.
Ряд длинных высоких звуковых сигнала	Ошибка восстановления	FDh	Не удается обработать образ восстановления BIOS. Встроенная операционная система BIOS уже передала управление операционной системе и программе обновления флэш-памяти.
Два длинных высоких звуковых сигнала	Восстановление завершено	FFh	Восстановление BIOS успешно завершено, готовность к выключению питания, перезагрузке.

### 6.1.2 Журнал событий BIOS

BIOS отображает коды хода процедуры POST на мониторе. Эти коды представляют собой строки из 32-разрядных чисел, которые могут сопровождаться комментариями. 32-разрядные числа включают информацию о классе, подклассе и операциях. Данные о классе и подклассе указывают на тип инициализируемого аппаратного обеспечения, а поле операций представляет определенное действие по инициализации. Основываясь на доступной ширине данных для отображения кода процедуры POST, вид отображения этих кодов можно изменять. Чем больше разрядов данных будет доступно, тем подробнее будет информация. Коды хода процедуры POST могут выводиться BIOS или дополнительными ПЗУ.

В журнале событий BIOS записываются следующие данные:

Processor Thermal Trip  
Multi Bit ECC Error ChA,  
Single Bit ECC Error ChA,  
Cmos Battery Failure,  
Cmos Checksum Error,  
Cmos Timer Not Set,  
Keyboard Not Found,  
Memory Size Decrease,  
Intruder Detection,  
Spd Tolerant,  
Mem Opti Dual,  
Mem Opti Single,  
Multi Bit ECC Error ChB,  
Single Bit ECC Error ChB,  
Perr Error,  
Serr Error,

Раздел «Реакция» в следующей таблице делится на три части:

**Предупреждение** – Сообщение отображается на экране, и в журнале событий системы регистрируется ошибка. Система продолжает загрузку в состоянии деградации. Пользователь может пожелать заменить неисправный компонент.

**Пауза** – На экране выводится сообщение, и для продолжения загрузки требуется команда пользователя. Пользователь может немедленно предпринять действия по устранению проблемы или продолжить загрузку.

**Остановка** – Система не будет загружаться, пока проблема не будет решена. Пользователь должен заменить неисправный компонент и перезагрузить систему.

Таблица 44. Сообщения об ошибках POST и обработка ошибок

Код ошибки	Сообщение об ошибке	Response
100	Timer Error	Предупреждение
103	CMOS Battery Low	Предупреждение
104	CMOS Settings Wrong	Предупреждение
105	CMOS Checksum Bad	Предупреждение
10B	CMOS memory size different	Предупреждение
112	CMOS time not set	Предупреждение
140	Refresh timer test failed	Остановка
141	Display memory test failed	Предупреждение
142	CMOS Display Type Wrong	Пауза
147	Unknown BIOS error. Error code = 147 (this is really a PMM_MEM_ALLOC_ERR)	Остановка
148	Password check failed	Остановка
149	Unknown BIOS error. Error code = 149 (this is really SEGMENT_REG_ERR)	Остановка
14A	Unknown BIOS error. Error code = 14A (this is really ADM_MODULE_ERR)	Предупреждение
14B	Unknown BIOS error. Error code = 14B (this is really LANGUAGE_MODULE_ERR)	Предупреждение
14D	Primary Master Hard Disk Error	Пауза
14E	Primary Slave Hard Disk Error	Пауза
14F	Secondary Master Hard Disk Error	Пауза
150	Secondary Slave Hard Disk Error	Пауза
151	Primary Master Drive – ATAPI Incompatible	Пауза
152	Primary Slave Drive – ATAPI Incompatible	Пауза
153	Secondary Master Drive – ATAPI Incompatible	Пауза
154	Secondary Slave Drive – ATAPI Incompatible	Пауза
8100	Сбой процессора BIST	Предупреждение
8110	Processor Internal error (IERR) (внутренняя ошибка процессора)	Предупреждение
8120	Processor Thermal Trip error (ошибка температуры процессора)	Предупреждение
8160	Processor unable to apply BIOS update (процессор: не удается произвести обновление BIOS)	Пауза
8170	Processor L2 cache Failed (процессор: ошибка кэш-памяти второго уровня)	Пауза
8180	BIOS does not support current stepping for Processor (BIOS не поддерживает стейпинг процессора)	Пауза
8190	Watchdog Timer failed on last boot (ошибка контрольного счетчика при последней загрузке)	Предупреждение
8191	12:1 Core to bus ratio: Processor Cache disabled (отношение частоты ядра к частоте шины 4:1: кэш-память процессора отключена)	Пауза

Продолжение на следующей странице

Таблица 44. Сообщения об ошибках POST и обработка ошибок (продолжение)

Код ошибки	Сообщение об ошибке	Response
8192	L2 Cache size mismatch (несоответствие объема кэш-памяти)	Пауза
8193	CPUID, Processor Stepping are different	Пауза
8194	CPUID, Processor Family are different	Пауза
8195	Front Side Bus Speed mismatch. System Halted	Пауза
8197	CPU Speed mismatch	Пауза
8300	Baseboard Management Controller failed to function	Пауза
8301	Front Panel Controller failed to Function	Пауза
84F2	Server Management Interface Failed	Пауза
84F3	BMC in Update Mode	Пауза
84F4	Sensor Data Record Empty	Пауза
84FF	System Event Log Full	Предупреждение

### 6.1.3 Контрольные точки POST-кода

Таблица 45. Контрольные точки POST-кода

Контрольная точка	Описание
03	Отключить NMI, четность, видео для EGA и контроллеры DMA. Инициализировать BIOS, POST, область временных данных. Инициализировать модули BIOS при входе в POST и область GPNV. Инициализация CMOS в соответствии с переменной ядра «wCMOSFlags.»
04	Проверить диагностический байт CMOS и определить состояние батареи и правильность контрольной суммы CMOS. Вручную проверить контрольную сумму CMOS путем считывания хранилища данных. При ошибке контрольной суммы CMOS обновите CMOS, установив значения по умолчанию при включении питания и очистив пароли. Инициализировать реестр статусов A. Инициализировать переменные данных на базе вопросов CMOS setup. Инициализировать оба 8259-совместимых контроллера PIC системы.
05	Инициализировать аппаратные компоненты по управлению прерываний (обычно PIC) и таблицу векторов прерываний.
06	Произвести тест чтения/записи в регистре CH-2. Инициализировать CH-0 как таймер системы. Установить обработчик POSTINT1Ch. Включить IRQ-0 в PIC для прерывания таймера системы. Помещает вектор прерываний INT1Ch в блок «POSTINT1ChHandlerBlock.»
08	Инициализирует процессор. Тестирование BAT производится на KBC. Программирование командного байта контроллера клавиатуры осуществляется после автоматического определения клавиатуры/мыши с помощью AMI KB-5 .
C0	Начало инициализации процессора – отключения кэш-памяти – инициализация локального режима APIC
C1	Настройка информации о загрузочном процессоре
C2	Настройка загрузочного процессора для POST
C5	Перечислить и настроить прикладные процессоры

Продолжение на следующей странице

Таблица 45. Контрольные точки POST-кода (продолжение)

Контрольная точка	Описание
C6	Включить кэш-память загрузочного процессора
C7	Окончание инициализации процессора
0A	Инициализирует 8042-совместимый контроллер КВС.
0B	Обнаруживает наличие мыши PS/2.
0C	Обнаруживает наличие клавиатуры в порте КВС.
0E	Тестирование и инициализация различных устройств ввода. Также, обновить переменные ядра. Помещает вектор прерываний INT09h в блок, так что обработчик POST INT09h управляет IRQ1. Распаковка всех доступных языковых модулей, логотипа BIOS и логотипа OEM-компании.
13	Начало инициализации процедуры POST регистров микросхем.
24	Распаковка и инициализация всех модулей BIOS для данной платформы.
30	Прерывание системного управления.
2A	Инициализирует различные устройства через DIM. Для получения подробной информации смотрите раздел «Контрольные точки кода DIM» данного документа.
2C	Инициализирует различные устройства. Обнаруживает и инициализирует графический адаптер, установленный в системе, имеющей дополнительные ПЗУ.
2E	Инициализирует все устройства вывода.
31	Выделение памяти для модуля ADM и ее распаковка. Передать управление инициализацией модулю ADM. Инициализировать модули языка и шрифта для ADM. Активировать модуль ADM.
33	Инициализировать модуль бесшумной загрузки. Установить размер окна для отображения текстовой информации.
37	Вывод сообщения о входе систему, информации о процессоре, клавиши, которую нужно нажать для входа в программу BIOS Setup и другой информации, введенной OEM-компанией
38	Инициализирует различные устройства через DIM. Для получения подробной информации смотрите раздел «Контрольные точки кода DIM» данного документа.
39	Инициализация DMAC-1 и DMAC-2.
3A	Инициализация даты/времени на часах реального времени.
3B	Тестирование общего количества памяти, установленного в системе. Также проверяется нажатие клавиш DEL или ESC для остановки тестирования памяти. Отображение общего количества памяти, установленного в системе.
3C	Инициализация регистров набора микросхем на промежуточном этапе процедуры POST.
40	Определение различных устройств (параллельные порты, последовательные порты, сопроцессоры, и др.), установленных в системе, и обновление BDA, EBDA, и др.
50	Программирование пустых зон памяти или любых функций, требующих изменения размера системной памяти при необходимости.

Продолжение на следующей странице

Таблица 45. Контрольные точки POST-кода (продолжение)

Контрольная точка	Описание
52	Изменяет размер памяти CMOS, основываясь на результатах теста памяти. Выделяет из базовой памяти память для расширенной области данных BIOS.
60	Инициализирует статус NUM-LOCK и программирует скорость набора на клавиатуре.
75	Инициализирует Int-13 и подготавливает поиск устройств IPL.
78	Инициализирует устройства IPL, контролируемые BIOS и дополнительными ПЗУ.
7A	Инициализирует остальные дополнительные ПЗУ.
7C	Генерирует и записывает содержимое ESCD в память NVRam.
84	Записывает в журнал ошибки POST.
85	Выводит ошибки и получает ответ пользователя.
87	Запускает программу BIOS если это необходимо или по требованию пользователя.
8C	Инициализация регистров набора микросхем на последнем этапе процедуры POST.
8D	Создает таблицы ACPI (если ACPI поддерживается)
8E	Программирует параметры периферийных устройств. Включает/отключает немаскируемое прерывание
90	Инициализация прерываний управления системой на последнем этапе процедуры POST.
A0	Проверка системного пароля (при наличии).
A1	Очистка, необходимая перед загрузкой операционной системы.
A2	Отвечает за подготовку образа запуска в реальном времени для различных модулей BIOS. Записывает в свободный участок сегмента F000h значение 0FFh. Инициализирует таблицу маршрутизации запросов прерываний Microsoft Подготавливает языковой модуль. Отключает отображение конфигурации системы (при необходимости).
A4	Инициализация языкового модуля.
A7	Открывает окно настройки системы. Инициализирует процессор перед загрузкой, программирует значения регистров MTRR.
A8	Готовит процессор для загрузки ОС, записывает окончательные значения регистров.
A9	Ожидает ввода данных пользователем в окне настройки конфигурации.
AA	Удаляет векторы POST INT1Ch и INT09h. Отменяет инициализацию модуля ADM.
AB	Готовит BBS для загрузки Int 19.
AC	Инициализация регистров набора микросхем по окончании процедуры POST.
B1	Сохранение контекста системы для ACPI.
00	Передача управления загрузчику ОС (обычно INT19h).

#### 6.1.4 Контрольные точки кода инициализации загрузочного блока

Код инициализации загрузочного блока настраивает набор микросхем, память и другие компоненты перед выделением системной памяти. В таблице ниже описываются типы звуковых сигналов об ошибках во время обновления загрузочного блока.

**Таблица 46. Контрольные точки кода инициализации загрузочного блока**

Контрольная точка	Описание
Перед D1	Завершена начальная инициализация набора микросхем. Завершена начальная инициализация суперконтроллера ввода/вывода, включая часы реального времени и контроллер клавиатуры. NMI отключены.
D1	Выполнение тестирования BAT контроллера клавиатуры. Проверка пробуждения из режима сна. Сохранение значения CPUID при включении в непостоянной области CMOS.
D0	Переход в плоский режим памяти с ограничением 4 ГБ и поддержкой GA20. Проверка контрольной суммы загрузочного блока.
D2	Отключение кэш-памяти перед обнаружением памяти. Выполнение модуля определения размера памяти. Убедитесь, что плоский режим откатом.
D3	Если модуль определения размера памяти не запущен, начинается обновление памяти и определение размера памяти производится в коде загрузочного блока. Дополнительная инициализация набора микросхем Включение кэш-памяти. Убедитесь, что плоский режим откатом.
D4	Тестирование первых 512 КБ памяти. Настройка политик и кэширование первых 8 МБ. Установка стека.
D5	Загрузочный код копируется из ПЗУ в нижнюю системную память и ему передается управление. BIOS теперь запускается из ОЗУ.
D6	Для определения восстановления BIOS используется набор качеств и процедура, указанная OEM-компанией. Тестируется основная контрольная сумма BIOS. При необходимости восстановления BIOS управление передается на контрольную точку E0. Для получения подробной информации смотрите раздел «Контрольные точки кода восстановления BIOS» в данном документе.
D7	Восстановление значения CPUID в реестре. Интерфейсный модуль загрузочного блока перемещается в системную память, и управление передается на него. Определяет, требуется ли запустить содержимое последовательной флэш-памяти.
D8	Модуль запуска в реальном времени распаковывается в память. Информация CPUID сохраняется в памяти.
D9	Несжатый указатель сохраняется для будущего использования в PMM. Основная часть BIOS копируется в память. Вся память ниже 1 МБ остается доступной для чтения записи, включая теневые области E000 и F000, а память SMRAM закрывается.
DA	Восстановление значения CPUID в реестре. Управление передается процедуре POST (ExecutePOSTKernel). Для получения подробной информации смотрите раздел «Контрольные точки кода POST» данного документа.

### 6.1.5 Контрольные точки кода восстановления загрузочного блока

Код инициализации загрузочного блока настраивает набор микросхем, память и другие компоненты перед выделением системной памяти. В таблице ниже описываются типы звуковых сигналов об ошибках во время обновления загрузочного блока.

**Таблица 47. Контрольные точки кода восстановления загрузочного блока**

<b>Контрольная точка</b>	<b>Описание</b>
Перед D1	Завершена начальная инициализация набора микросхем. Завершена начальная инициализация суперконтроллера ввода/вывода, включая часы реального времени и контроллер клавиатуры. NMI отключены.
D1	Выполнение тестирования ВАТ контроллера клавиатуры. Проверка пробуждения из режима сна. Сохранение значения CPUID при включении в непостоянной области CMOS.
D0	Переход в плоский режим памяти с ограничением 4 ГБ и поддержкой GA20. Проверка контрольной суммы загрузочного блока.
D2	Отключение кэш-памяти перед обнаружением памяти. Выполнение модуля определения размера памяти. Убедитесь, что плоский режим откатом.
D3	Если модуль определения размера памяти не запущен, начинается обновление памяти и определение размера памяти производится в коде загрузочного блока. Дополнительная инициализация набора микросхем Включение кэш-памяти. Убедитесь, что плоский режим откатом.
D4	Тестирование первых 512 КБ памяти. Настройка политик и кэширование первых 8 МБ. Установка стека.
D5	Загрузочный код копируется из ПЗУ в нижнюю системную память и ему передается управление. BIOS теперь запускается из ОЗУ.
D6	Для определения восстановления BIOS используется набор качеств и процедура, указанная OEM-компанией. Тестируется основная контрольная сумма BIOS. При необходимости восстановления BIOS управление передается на контрольную точку E0. Для получения подробной информации смотрите раздел «Контрольные точки кода восстановления BIOS» в данном документе.
D7	Восстановление значения CPUID в реестре. Интерфейсный модуль загрузочного блока перемещается в системную память, и управление передается на него. Определяет, требуется ли запустить содержимое последовательной флэш-памяти.
D8	Модуль запуска в реальном времени распаковывается в память. Информация CPUID сохраняется в памяти.
D9	Несжатый указатель сохраняется для будущего использования в PMM. Основная часть BIOS копируется в память. Вся память ниже 1 МБ остается доступной для чтения записи, включая теневые области E000 и F000, а память SMRAM закрывается.
DA	Восстановление значения CPUID в реестре. Управление передается процедуре POST (ExecutePOSTKernel). Для получения подробной информации смотрите раздел «Контрольные точки кода POST» данного документа.

### 6.1.6 Контрольные точки кода DIM

Модуль инициализации устройств (DIM) получает управления на разных этапах процедуры POST для инициализации различных шин. В следующей таблице описываются основные контрольные точки доступа к модулю DIM:

**Таблица 48. Контрольные точки кода DIM**

Контрольная точка	Описание
2A	Инициализация различных шин и выполнение разных функций: Перезагрузка, поиск и отключение (функция 0); инициализация статических устройств (функция 1); инициализация устройств вывода при загрузке (функция 2) Функция 0 отключает все узлы устройств, устройства PCI и карты PnP ISA. Также она указывает номера шин PCI. Функция 1 инициализирует все статические устройства, включая настраиваемые вручную встроенные периферийные устройства, память и устройства декодирования ввода/вывода в мостах PCI-PCI, а также нестандартные устройства PCI. Также резервируются статические ресурсы. Функция 2 находит и инициализирует все графические устройства PCI и AGP, поддерживающие стандарт PnP.
38	Инициализация различных шин и выполнение разных функций: Инициализация устройств ввода при загрузке (функция 3); инициализация устройств IPL (функция 4); инициализация устройств общего назначения (функция 5). Функция 3 находит и инициализирует все устройства ввода PCI и проверяет наличие стандартного контроллера клавиатуры в системе. Функция 4 находит и инициализирует все загрузочные устройства PCI, поддерживающие стандарт PnP. Функция 5 инициализирует все подключенные периферийные устройства, которые должны конфигурироваться автоматически, и настраивает все оставшиеся устройства PnP и PCI.

### 6.1.7 Контрольные точки выполнения интерфейса ACPI

Контрольные точки ACPI отображаются, когда ОС с поддержкой ACPI входит в состояние сна или выходит из него. В таблице ниже описываются типы контрольных точек, возможные во время событий сна или пробуждения ACPI.

**Таблица 49. Контрольные точки выполнения интерфейса ACPI**

Контрольная точка	Описание
AC	Первая контрольная точка ASL. Указывает, что система работает в режиме ACPI.
AA	Система работает в режиме APIC.
01, 02, 03, 04, 05	Ввод состояния сна S1, S2, S3, S4 или S5.
10, 20, 30, 40, 50	Пробуждение из состояния сна S1, S2, S3, S4 или S5.

## 6.2 Диагностические индикаторы

Все коды порта 80 отображаются на индикаторах диагностики, расположенных на задней панели основной платы. Система диагностических индикаторов состоит из декодера аппаратного обеспечения и четырех двухцветных светоиндикаторов. Во время процедуры POST светоиндикаторы отображают все стандартные коды POST, представляющие ход процедуры POST. Каждый код представлен комбинацией цветов четырех светоиндикаторов.

Светоиндикаторы отображают три цвета: зеленый, красный и оранжевый. Коды процедуры POST разбиты на две части, верхнюю и нижнюю. Каждый бит в верхней части представлен красным светоиндикатором; каждый бит в нижней части представлен зеленым светоиндикатором. Если оба бита установлены в верхней и нижней части байта, то загораются красный и зеленый светоиндикаторы, что в результате дает оранжевый цвет. Если оба бита не установлены, светоиндикатор отключен.

В следующем примере BIOS направляет на светоиндикатор значение ACh. Декодирование светоиндикаторов производится следующим образом:

- Red bits = 1010b = Ah
- Green bits = 1100b = Ch

Поскольку красные биты соответствуют верхней части байта, а зеленые биты соответствуют нижней части байта, то при объединении красные и зеленые биты становятся ACh.

**Таблица 50. Индикатор кода процедуры POST (пример)**

Индикаторы	Красный	Зеленый	Красный	Зеленый	Красный	Зеленый	Красный	Зеленый
Ach	1	1	0	1	1	0	0	0
Результат	Желтый		Зеленый		Красный		Не горит	
	MSB						LSB	

## 6.2.1 Коды диагностических индикаторов прохождения процедуры POST

Таблица 51. Коды прохождения процедуры POST загрузочного блока

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
10h	Не горит	Не горит	Не горит	R	NMI отключены. Задержка включения питания: Начинается проверка контрольной суммы кодов инициализации.
11h	Не горит	Не горит	Не горит	A	Инициализация контроллера DMA, тестирование ВАТ контроллера клавиатуры, начало обновления памяти, переход в 4-ГБ режим.
12h	Не горит	Не горит	G	R	Начало выполнения кода инициализации и проверка заголовка BIOS.
13h	Не горит	Не горит	G	A	Определение размера памяти
14h	Не горит	G	Не горит	R	Тестирование первых 512 КБ памяти. Возвращение в режим реального времени. Выполнение любых запрограммированных команд OEM-компаний и настройка стека.
15h	Не горит	G	Не горит	A	Передача управления несжатому коду в теневой памяти. Код инициализации копируется в сегмент 0, управление передается сегменту 0.
16h	Не горит	G	G	R	Управление передано сегменту 0. Проверка контрольной суммы BIOS. При ошибке контрольной суммы BIOS переход к коду E0h. При отсутствии ошибок переход к коду D7h.
17h	Не горит	G	G	A	Передача управления интерфейсному модулю.
18h	G	Не горит	Не горит	R	Не удалось произвести распаковку основной системы BIOS.
19h	G	Не горит	Не горит	A	Создание стека BIOS. Отключение контроллера USB. Отключение кэш-памяти
1Ah	G	Не горит	G	R	Распаковать содержимое модуля POST. Передача управления модулю POST.
1Bh	A	R	Не горит	R	Распаковка кода основной системы BIOS.
1Ch	A	R	Не горит	A	Передача управления основной системе BIOS в теневой памяти.
E0h	R	R	R	Не горит	Начало восстановления BIOS Инициализация векторов прерываний, системного таймера, контроллера DMA и контроллера прерываний.
E8h	A	R	R	Не горит	Инициализация внешнего модуля.

Продолжение на следующей странице

**Таблица 51. Коды прохождения процедуры POST загрузочного блока (продолжение)**

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
E9h	A	R	R	G	Инициализация контроллера флоппи-дисков.
Eah	A	R	A	Не горит	Попытка загрузки с дискеты.
Ebh	A	R	A	G	При невозможности загрузки с дискеты инициализация ATAPI.
Ech	A	A	R	Не горит	Попытка загрузки с дисководов ATAPI CD-ROM.
Eeh	A	A	A	Не горит	Переход в загрузочный сектор.
Efh	A	A	A	G	Отключение аппаратного обеспечения ATAPI.

**Таблица 52. Коды хода POST**

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
20h	Не горит	Не горит	R	Не горит	Распаковка содержимого различных модулей BIOS.
22h	Не горит	Не горит	A	Не горит	Проверка контрольной суммы пароля.
24h	Не горит	G	R	Не горит	Проверка контрольной суммы CMOS.
26h	Не горит	G	A	Не горит	Считывание обновлений микрокода из ПЗУ BIOS.
28h	G	Не горит	R	Не горит	Инициализация процессоров. Настройка реестров процессоров. Выбор наименее функционального процессора в качестве загрузочного процессора.
2Ah	G	Не горит	A	Не горит	Переход в режим реального времени.
2Ch	G	G	R	Не горит	Распаковка модуля INT13.
2Eh	G	G	A	Не горит	Тестирование контроллера клавиатуры: Буфер контроллера клавиатуры свободен. Отправка команды BAT на контроллер клавиатуры.
30h	Не горит	Не горит	R	R	Смена местами портов клавиатуры/мыши (при необходимости).
32h	Не горит	Не горит	A	R	Запись командного байта 8042: Инициализация после завершения тестирования команд BAT контроллера клавиатуры. После этого записывается командный байт клавиатуры.

Продолжение на следующей странице

Таблица 52. Коды хода POST (продолжение)

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
34h	Не горит	G	R	R	Инициализация клавиатуры: Запись командного байта контроллера клавиатуры. Отдача команд блокировки/деблокировки контактов 23 и 24.
36h	Не горит	G	A	R	Отключение и инициализация 8259.
38h	G	Не горит	R	R	Определение режима конфигурации, например, очистки CMOS.
3Ah	G	Не горит	A	R	Инициализация набора микросхем перед инициализацией CMOS.
3Ch	G	G	R	R	Инициализация системного таймера: Завершение тестирования таймера 8254. Запуск тестирования обновления памяти.
3Eh	G	G	A	R	Проверка переключения обновления: Меняются значения строки обновления памяти. Проверка времени включения/выключения в 15 с.
40h	Не горит	R	Не горит	Не горит	Расчет тактовой частоты процессора.
42h	Не горит	R	G	Не горит	Инициализация векторов прерываний: Инициализация векторов прерываний завершена.
44h	Не горит	A	Не горит	Не горит	Включение контроллера USB в наборе микросхем.
46h	Не горит	A	G	Не горит	Инициализация обработчика SMM. Инициализация эмуляции USB.
48h	G	R	Не горит	Не горит	Проверка областей NVRAM. Восстановление с резервной копии в случае порчи.
4Ah	G	R	G	Не горит	Загрузка значений по умолчанию в CMOS RAM при определении неверной контрольной суммы или неверного положения переключки очистки CMOS.
4Ch	G	A	Не горит	Не горит	Проверка даты и времени в часах реального времени.
4Eh	G	A	G	Не горит	Определение количества патчей микрокода.
50h	Не горит	R	Не горит	R	Загрузка микрокода на все процессоры.
52h	Не горит	R	G	R	Сканирование областей SMBIOS GPNV.
54h	Не горит	A	Не горит	R	Предварительное тестирование расширенной памяти.
56h	Не горит	A	G	R	Отключение DMA.
58h	G	R	Не горит	R	Отключение видеоконтроллера.
5Ah	G	R	G	R	Тестирование таймера 8254 на канале 2.

Продолжение на следующей странице

Таблица 52. Коды хода POST (продолжение)

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
5Ch	G	A	Не горит	R	Включение 8042. Включение IRQ таймера и клавиатуры. Установка видеорежима: Инициализация перед установкой видеорежима завершена. Конфигурирование настроек монохромного режима и цветового режима.
5Eh	G	A	G	R	Инициализация устройств PCI и встроенных устройств системной платы. Передача управления video BIOS. Запуск подключения консоли в последовательном режиме.
60h	Не горит	R	R	Не горит	Инициализация параметров тестирования памяти.
62h	Не горит	R	A	Не горит	Инициализация модуля AMI display manager. Инициализация кода поддержки систем без оператора при отсутствии видеоконтроллера.
64h	Не горит	A	R	Не горит	Запуск контроллеров USB в наборе микросхем.
66h	Не горит	A	A	Не горит	Настройка параметров изображения в области данных BIOS.
68h	G	R	R	Не горит	Включение ADM: Режим изображения установлен. Отображается сообщение о включении системы.
6Ah	G	R	A	Не горит	Инициализация языкового модуля. Отображение заставки.
6Ch	G	A	R	Не горит	Вывод сообщения о входе систему, идентификатора BIOS и информации о процессоре.
6Eh	G	A	A	Не горит	Определение устройств USB.
70h	Не горит	R	R	R	Сброс параметров контроллеров IDE.
72h	Не горит	R	A	R	Вывод сообщений об ошибках инициализации шины.
74h	Не горит	A	R	R	Вывод сообщения о возможности входа в BIOS Setup: Считывается и сохраняется новое положение курсора. Отображается сообщение Hit Setup.
76h	Не горит	A	A	R	Проверка включения таймера прерываний клавиатуры.
78h	G	R	R	R	Запуск фонового тестирования расширенной памяти.
7Ah	G	R	A	R	Отключение четности и сообщений о прерываниях NMI.
7Ch	G	A	R	R	Тестирование контроллера DMA 8237: Тестирование регистра страницы DMA завершено. Далее проводится тестирование базового регистра контроллера DMA 1.
7Eh	G	A	A	R	Инициализация контроллера DMA 8237: Тестирование базового регистра контроллера DMA 2 завершено. Далее производится программирование контроллеров DMA 1 и 2.

Продолжение на следующей странице

Таблица 52. Коды хода POST (продолжение)

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
80h	R	Не горит	Не горит	Не горит	Включение мыши и клавиатуры: Начало тестирования клавиатуры. Очистка буфера вывода и проверка наличия запавших клавиш. Далее отдается команда о перезагрузке клавиатуры.
82h	R	Не горит	G	Не горит	Тестирование интерфейса клавиатуры: Ошибка при перезагрузке клавиатуры или обнаружена запавшая клавиша. Отдача команды о проведении тестирования интерфейса клавиатуры.
84h	R	G	Не горит	Не горит	Проверка возможности использования клавиатуры с запавшей клавишей: Тестирование интерфейса контроллера клавиатуры завершено. Далее производится запись командного байта и инициализация циклического буфера.
86h	R	G	G	Не горит	Отключение четности NMI: Командный байт записан и глобальная инициализация данных завершена. Проверка наличия запавших клавиш.
88h	A	Не горит	Не горит	Не горит	Отображение устройств USB.
8Ah	A	Не горит	G	Не горит	Проверка объема ОЗУ: Проверка несоответствия объема памяти данным в CMOS RAM.
8Ch	A	G	Не горит	Не горит	Блокировка клавиатуры/мыши при запуске без оператора.
8Eh	A	G	G	Не горит	Инициализация загрузочных устройств: Управление передается от ПЗУ адаптеров процедуре BIOS POST. Выполнение необходимых операций после возвращения управления.
90h	R	Не горит	Не горит	R	Отображение устройств хранения данных IDE.
92h	R	Не горит	G	R	Отображение устройств хранения данных USB.
94h	R	G	Не горит	R	Отправка менеджеру ошибок отчета о первом наборе ошибок POST.
96h	R	G	G	R	Проверка пароля при загрузке: Пароль проверен. Выполнение всех запрограммированных действий перед продолжением работы.
98h	A	Не горит	Не горит	R	Инициализация плавающего процессора: Далее выполняются все требуемые операции по инициализации перед тестированием второго процессора.
9Ah	A	Не горит	G	R	Включение прерываний 0,1,2: Проверка расширенной клавиатуры, идентификатора клавиатуры и состояния клавиши NUM Lock. Далее следует отправка команды идентификации клавиатуры.

Продолжение на следующей странице

Таблица 52. Коды хода POST (продолжение)

	Расшифровка показаний диагностических светоиндикаторов G=зеленый, R=красный, A=оранжевый				Описание
	Высокое			Низкое	
9Ch	A	G	Не горит	R	Инициализация флоппи-дисководов. Отправка менеджеру ошибок отчета о втором наборе ошибок POST.
9Eh	A	G	G	R	Завершение фонового тестирования расширенной памяти.
A0h	R	Не горит	R	Не горит	Подготовка и запуск утилиты Setup: Менеджер ошибок выводит сообщения об ошибках POST и фиксирует ошибки. Ожидается реакция пользователя на некоторые ошибки. Выполняется программа Setup.
A2h	R	Не горит	A	Не горит	Установка размера базовой памяти.
A4h	R	G	R	Не горит	Опции настройки набора микросхем, создание таблиц ACPI, создание таблицы INT15h E820h.
A6h	R	G	A	Не горит	Установка режима изображения.
A8h	A	Не горит	R	Не горит	Создание таблицы SMBIOS и таблиц MP.
Aah	A	Не горит	A	Не горит	Очистка экрана.
Ach	A	G	R	Не горит	Подготовка контроллеров USB для использования операционной системой.
Aeh	A	G	A	Не горит	Звуковой сигнал, означающий завершение процедуры POST. Звуковой сигнал не издается, если включена бесшумная загрузка.
000h	Не горит	Не горит	Не горит	Не горит	Процедура POST завершена. Управление передается загрузчику INT 19h.

## 7. Разъемы и блоки перемычек

### 7.1 Разъемы питания

#### 7.1.1 Главный разъем питания

Питание подается на серверную системную плату через 24-контактный разъем. Схема контактов разъема приведена в таблице ниже.

**Таблица 53. Схема контактов разъема питания (J6G1)**

Контакт	Сигнал	18 AWG Цвет	Контакт	Сигнал	18 AWG Цвет
1*	+3.3VDC	Оранжевый	13	+3.3VDC	Оранжевый
	3,3V RS	Оранжевый (24AWG)	14	-12VDC	Синий
2	+3.3VDC	Оранжевый	15	COM	Черный
3*	COM	Черный	16	PSO#	Зеленый
	COM RS	Черный (24AWG)	17	COM	Черный
4*	+5VDC	Красный	18	COM	Черный
	5V RS	Красный (24AWG)	19	COM	Черный
5	COM	Черный	20	Зарезервирован	Н.С.
6	+5VDC	Красный	21	+5VDC	Красный
7	COM	Черный	22	+5VDC	Красный
8	PWR OK	Серый	23	+5VDC	Красный
9	5 B SB	Пурпурный	24	COM	Черный
10	+12V3	Желтый			
11	+12V3	Желтый			
12	+3.3VDC	Оранжевый			

**Таблица 54. Схема контактов разъема питания дополнительного процессора (J1B2)**

Контакт	Сигнал	18 AWG Цвет	Контакт	Сигнал	18 AWG Цвет
1	COM	Черный	5*	+12V1	Белый
2	COM	Черный		12V1 RS	Желтый (24AWG)
3	COM	Черный	6	+12V1	Белый
4	COM	Черный	7	+12V2	Коричневый
			8*	+12V2	Коричневый
				12V2 RS	Желтый (24AWG)

## 7.2 Адаптивный разъем Intel

Таблица 55. Схема контактов адаптивного разъема Intel (J6B2)

Контакт сторона В	Спецификация сигнала PCI	Описание	Контакт сторона А	Спецификация сигнала PCI	Описание
1	12V		1	Presnt1#	
2	12V		2	12V	
3	12V		3	12V	
4	GND		4	GND	
5	SMCLK		5	JTAG-TCK	
6	SMDATA		6	JTAG-TDI	
7	GND		7	JTAG-TDO	
8	3,3 В		8	JTAG-TMS	
9	JTAG-TRST#		9	3,3 В	
10	3.3VAux		10	3,3 В	
11	Wake#		11	PERST#	
KEY	KEY		KEY	KEY	
KEY	KEY		KEY	KEY	
12	RSVD		12	GND	
13	GND		13	REFCLK1+	
14	HSOp(0)		14	REFCLK1+	
15	HSON(0)		15	GND	
16	GND		16	HSIp(0)	
17	Present2#		17	HSIn(0)	
18	GND	1X end	18	GND	
19	HSOp(1)		19	RSVD	
20	HSON(1)		20	GND	
21	GND		21	HSIp(1)	
22	GND		22	HSIn(1)	
23	HSOp(2)		23	GND	
24	HSON(2)		24	GND	
25	GND		25	HSIp(2)	
26	GND		26	HSIn(2)	
27	HSOp(3)		27	GND	
28	HSON(3)		28	GND	
29	GND		29	HSIp(3)	
30	RSVD		30	HSIn(3)	
31	PRSNT2#		31	GND	
32	GND	4X end	32	REFCLK2+	второй таймер x4
33	HSOp(4)		33	REFCLK2+	второй таймер x4

Продолжение на следующей странице

Таблица 55. Схема контактов адаптивного разъема Intel (J6B2) (продолжение)

Контакт сторона В	Спецификация сигнала PCI	Описание	Контакт сторона А	Спецификация сигнала PCI	Описание
34	HSON(4)		34	GND	
35	GND		35	HSIp(4)	
36	GND		36	HSIn(4)	
37	HSOp(5)		37	GND	
38	HSON(5)		38	GND	
39	GND		39	HSIp(5)	
40	GND		40	HSIn(5)	
41	HSOp(6)		41	GND	
42	HSON(6)		42	GND	
43	GND		43	HSIp(6)	
44	GND		44	HSIn(6)	
45	HSOp(7)		45	GND	
46	HSON(7)		46	GND	
47	GND		47	HSIp(7)	
48	PRSNT2#		48	HSIn(7)	
49	GND	8X end	49	GND	
KEY	KEY	Блоки x16 PCI-Express платы	KEY	KEY	и позволяет использовать x8
KEY	KEY	Блоки x16 PCI-Express платы	KEY	KEY	
50	-12V		50	12V	
51	+5V		51	INTB#	
52	INTD#		52	+5V	
53	+5V		53	+5V	
54	+5V		54	+5V	
55	INTA#		55	INTC#	
56	GND		56	GND	
57	CLK3		57	REQ3#	
58	GND		58	GND	
59	CLK2		59	GNT3#	
60	GND		60	GND	
61	REQ2#		61	RST#	
62	GND		62	+5V	
63	GND		63	RSVD	
64	CLK1		64	GND	
65	GND		65	GNT2#	
66	REQ1#		66	+3.3V	
67	+3.3V		67	GNT1#	
68	PME2#		68	GND	

Продолжение на следующей странице

Таблица 55. Схема контактов адаптивного разъема Intel (J6B2) (продолжение)

Контакт сторона В	Спецификация сигнала PCI	Описание	Контакт сторона А	Спецификация сигнала PCI	Описание
69	AD [31]		69	PME1#	
70	AD [29]		70	PME3#	
71	GND		71	AD [30]	
72	AD [27]		72	+3.3V	
73	AD [25]		73	AD [28]	
74	+3.3V		74	AD [26]	
75	C/BE [3]#		75	GND	
76	AD [23]		76	AD [24]	
77	GND		77	AD [22]	
78	AD [21]		78	+3.3V	
79	AD [19]		79	AD [20]	
80	+3.3V		80	AD [18]	
81	AD [17]		81	GND	
82	C/BE [2]#		82	AD [16]	
83	GND		83	PCI PCI-XCAP	
84	IRDY#		84	+3.3V	
85	+3.3V		85	FRAME#	
86	DEVSEL#		86	GND	
87	GND		87	TRDY#	
88	LOCK#		88	GND	
89	PERR#		89	STOP#	
90	+3.3V		90	+3.3V	
91	3,3 В		91	SERR#	
92	C/BE [1]#		92	GND	
93	AD [14]		93	PAR	
94	GND		94	AD [15]	
95	AD [12]		95	+3.3V	
96	AD [10]		96	AD [13]	
97	M66EN		97	AD [11]	
98	GND		98	GND	
99	GND		99	AD [09]	
100	AD [08]		100	C/BE [0]#	
101	AD [07]		101	+3.3V	
102	+3.3V		102	AD [06]	
103	AD [05]		103	AD [04]	
104	AD [03]		104	GND	
105	GND		105	AD [02]	

Продолжение на следующей странице

Таблица 55. Схема контактов адаптивного разъема Intel (J6B2) (продолжение)

Контакт сторона В	Спецификация сигнала PCI	Описание	Контакт сторона А	Спецификация сигнала PCI	Описание
106	AD [01]		106	AD [00]	
107	+3.3V		107	+3.3V	
108	ACK64#		108	REQ64#	
109	+5V		109	+5V	
110	+5V		110	+5V	
111	GND		111	C/BE [7]#	
112	C/BE [6]#		112	C/BE [5]#	
113	C/BE [4]#		113	GND	
114	GND		114	PAR64	
115	AD [63]		115	AD [62]	
116	AD [61]		116	3,3 В	
117	3,3 В		117	AD [60]	
118	AD [59]		118	AD [58]	
119	AD [57]		119	GND	
120	GND		120	AD [56]	
121	AD [55]		121	AD [54]	
122	AD [53]		122	3,3 В	
123	GND		123	AD [52]	
124	AD [51]		124	AD [50]	
125	AD [49]		125	GND	
126	3,3 В		126	AD [48]	
127	AD [47]		127	AD [46]	
128	AD [45]		128	GND	
129	GND		129	AD [44]	
130	AD [43]		130	AD [42]	
131	AD [41]		131	3,3 В	
132	GND		132	AD [40]	
133	AD [39]		133	AD [38]	
134	AD [37]		134	GND	
135	3,3 В		135	AD [36]	
136	AD [35]		136	AD [34]	
137	AD [33]		137	GND	
138	GND		138	AD [32]	

Продолжение на следующей странице

Таблица 55. Схема контактов адаптивного разъема Intel (J6B2) (продолжение)

Контакт сторона В	Спецификация сигнала PCI	Описание	Контакт сторона А	Спецификация сигнала PCI	Описание
139	Type1	Тип(1:0)	139	GND	
		(1U)00 = PCI-Express,			
		(1U)01 = PCI			
		(1U)10 = N/A			
		(1U)11 = N/A			
140	Type0	(2U)00=2xPCI-Express+PCI	140	Размер	0=1U, 1=2U
		(2U)01=3xPCI			
		(2U)10=PXH 3 PCI-X			
		(2U)11=нет разъема			
	Специальные сигналы разъема				

### 7.3 Разъем I<sup>2</sup>C

Таблица 56. Схема контактов разъема HSBP (J9E1)

Контакт	Сигнал	Описание
1	HR_SMB_5V_DAT	Линия данных
2	GND	Земля
3	HR_SMB_5V_CLK	Линия генератора синхронизирующих сигналов
4	GND	Земля

## 7.4 Разъем IDE

Системная плата имеет один 40-контактный разъем ATA-100 IDE.

**Таблица 57. Схема контактов 40-контактного разъема ATA (J7J2)**

Контакт	Сигнал	Контакт	Сигнал
1	RESET#	2	GND
3	IDE_DD7	4	IDE_DD8
5	IDE_DD6	6	IDE_DD9
7	IDE_DD5	8	IDE_DD10
9	IDE_DD4	10	IDE_DD11
11	IDE_DD3	12	IDE_DD12
13	IDE_DD2	14	IDE_DD13
15	IDE_DD1	16	IDE_DD14
17	IDE_DD0	18	IDE_DD15
19	GND	20	KEY
21	IDE_DMAREQ	22	GND
23	IDE_IOW#	24	GND
25	IDE_IOR#	26	GND
27	IDE_IORDY	28	GND
29	IDE_DMAACK#	30	GND
31	IRQ_IDE	32	Test Point
33	IDE_A1	34	DIAG
35	IDE_A0	36	IDE_A2
37	IDE_DCS0#	38	IDE_DCS1#
39	IDE_HD_ACT#	40	GND

### 7.4.1 Коннектор OEM RMC

**Таблица 58. Схема контактов разъема RMC (J9D1)**

Контакт	Сигнал	Описание
1	MBMC_SMC_PHL_DAT	Линия данных
2	GND	Земля
3	MBMC_SMC_PHL_CLK	Линия генератора синхронизирующих сигналов
4	P5V_STBY	ПИТАНИЕ
5	POST_STATUS_N	
6	FP_RST_BTN_N	
7	P5V	
8	FP_PWR_BTN_N	

## 7.5 Разъем передней панели

Стандартный SSI-совместимый 34-контактный коннектор обеспечивает поддержку передней панели системы. В разъеме имеются контакты для подключения кнопок Reset, NMI и питания, а также для подключения светоиндикаторов. В разъеме имеются контакты для подключения кнопок Reset, NMI и питания, а также для подключения светоиндикаторов. В таблице ниже описываются контакты этого коннектора.

**Таблица 59. Схема контактов 34-контактного коннектора для передней панели (J9J3)**

Сигнал	Контакт	Сигнал	Контакт
P5V_STB	1	P5V_STB	2
KEY	3	NC	4
GND	5	NC	6
P5V	7	NC	8
HDD_LED#	9	NC	10
FP_PWR_BTN_N	11	LAN1_ACT_N	12
GND	13	LAN1_LINK_UP_N	14
FP_RST_BTN_N	15	NC	16
Переключатель RESET (Земля)	17	NC	18
NC	19	ICH Intruder HDR	20
GND	21	LAN2_ACT_N	22
NMI switch#	23	LAN2_LINK_UP_N	24
Ключ	25	Ключ	26
P5V_STB	27	NC	28
FP_ID_LED_N	29	NC	30
FP_ID_BTN_N	31	P5V	32
GND	33	NC	34

**Примечание: В данном проекте NC (нет подключения)**

## 7.6 Разъемы ввода/вывода

### 7.6.1 Разъем VGA

В таблице ниже приведено описание контактов разъема VGA. Данный разъем может сочетаться с разъемом COM1.

**Таблица 60. Схема контактов разъема VGA (J2A1)**

Сигнал	Контакт	Сигнал	Контакт
RED	B1	VCC(+5 В) с плавким предохранителем	B9
ЗЕЛЕНЫЙ	B2	GND	B10
BLUE	B3	NC	B11
NC	B4	DDCDAT	B12
GND	B5	HSY	B13
GND	B6	VSX	B14
GND	B7	DDCCLK	B15
GND	B8		

**Примечание:** В данном проекте NC (нет подключения)

### 7.6.2 Разъемы сетевых адаптеров

Серверная плата Intel® SE7230NH1-E поддерживает два разъема RJ45 для сетевого адаптера. В таблице ниже приведено описание контактов разъема.

**Таблица 61. Схема контактов сетевого адаптера  
NIC1-82541PI (10/100/1000) (J5A2)**

Сигнал	Контакт	Сигнал	Контакт
LGND_LAN1	1	LAN1_TRDN3	10
LAN1_TRDP0	2	LAN1_LINK_UP_N	11
LAN1_TRDN0	3	LAN1_ACT_N	12
LAN1_TRDP1	4	9	LAN1_TRDP3
LAN1_TRDN1	5	LAN1_LINK100_N	13
P1V8_STB_LAN1	6	P3V3_STB	14
LAN1_TRDP2	7	LAN1_LINK1000_N	15
LAN1_TRDN2	8	LINK100_L	16

**Таблица 62. Схема контактов сетевого адаптера  
NIC2- Intel® 82573E/V (10/100/1000) (JA4A1)**

Сигнал	Контакт	Сигнал	Контакт
P1V8_STB_LAN2	1	LAN2_TRDNO	10
LAN2_TRDN2	2	LAN2_TRDPO	11
LAN2_TRDP2	3	P1V8_STB_LAN2	12
LAN2_TRDP1	4	LAN2_LINK100_N	13
LAN2_TRDN1	5	LAN2_LINK1000_N	14
P1V8_STB_LAN2	6	LAN2_LINK_UP_N	15
P1V8_STB_LAN2	7	LAN2_ACT_N	16
LAN2_TRDP3	8	GND_CHASSIS	17
LAN2_TRDN3	9	GND_CHASSIS	18

### 7.6.3 Разъем ATA-100

### 7.6.4 Разъемы SATA

ICH7R использует контроллер SATA с четырьмя разъемами порта SATA. Схема контактов этих четырех разъемов приведена ниже.

**Таблица 63. Схема контактов разъемов SATA (J9G2, J9H1, J9J2, J8J1)**

Контакт	Сигнал
1	GND
2	SATA0_TX_P
3	SATA0_TX_N
4	GND
5	SATA0_RX_N
6	SATA0_RX_P
7	GND

### 7.6.5 Разъем контроллера флоппи-диска

В основной плате имеется стандартный 34-контактный разъем для подключения контроллера флоппи-дискового. В таблице ниже приведено описание контактов 34-контактного разъема для подключения контроллера флоппи-дискового.

**Таблица 64. Схема контактов стандартного 34-контактного разъема для подключения флоппи-дискового (J7J3)**

Сигнал	Контакт	Сигнал	Контакт
GND	1	FDDENSEL	2
GND	3	Не используется	4
KEY	5	FDDRATE0	6
GND	7	FDINDEX#	8
GND	9	FDMTR0#	10
GND	11	FDR1#	12
GND	13	FDR0#	14
GND	15	FDMTR1#	16
Не используется	17	FDDIR	18
GND	19	FDSTEP#	20
GND	21	FDWDATA#	22
GND	23	FDWGATE#	24
GND	25	FDTRK0#	26
Не используется	27	FLWP#	28
GND	29	FRDATA#	30
GND	31	FHDSEL#	32
GND	33	FDSKCHG#	34

### 7.6.6 Разъемы последовательных портов

На системной плате Intel® SE7230NH1-E установлен один последовательный порт.

- Стандартный внешний последовательный порт А (DB9), расположенной на задней стороне серверной платы. Данный разъем сочетается с разъемом VGA (J8A1).

**Таблица 65. Схема контактов внешнего последовательного порта А (DB9) (J2A1)**

Сигнал	Контакт	Сигнал	Контакт
DCD-P	T1	DSR-P	T6
RXD-P	T2	RTS-P	T7
TXD-P	T3	CTS-P	T8
DTR-P	T4	RI-P	T9
GND	T5		

### 7.6.7 Разъем для подключения клавиатуры и мыши

На серверной системной плате имеются два порта PS/2 для подключения клавиатуры и мыши. В таблице ниже описывается схема контактов разъемов PS/2.

**Таблица 66. Схема контактов разъемов PS/2 для подключения клавиатуры и мыши (J1A1)**

Разъемы PS/2	Контакт	Сигнал
Клавиатура	K1	RKBDATA
	K2	NC
	K3	GND
	K4	P5V_KB_MS
	K5	RKBCLK
	K6	NC
Мышь	M1	MSEDATA
	M2	NC
	M3	GND
	M4	P5V_KB_MS
	M5	RMSCLK
	M6	NC

### 7.6.8 Разъем USB

В таблице ниже описываются контакты двух внешних разъемов USB. Данный разъем сочетается с RJ45 (подсоединенный к сигналам COM1).

**Таблица 67. Схема контактов разъема USB (J5A2)**

Контакт	Сигнал
U1	GND
U2	USB_B5_P
U3	USB_B5_N
U4	VCC_USB5
U5	GND
U6	USB_B4_P
U7	USB_B4_N
U8	VCC_USB4

Через разъем на серверной системной плате может быть подключен еще один внешний порт USB. Схема контактов коннектора приведена в таблице ниже.

**Таблица 68. Схема контактов опционального разъема USB (J9F2)**

Сигнал	Контакт	Сигнал	Контакт
VCC с плавким предохранителем (+5 В с датчиком перегрузки по току для порта 1)	1	VCC с плавким предохранителем (+5 В с датчиком перегрузки по току для порта 0)	2
USB_B2_N	3	USB_B1_N	4
USB_B2_P	5	USB_B1_P	6
GND	7	GND	8
Ключ	9	NC	10

## 7.7 Коннекторы вентиляторов

В системе предусмотрены четыре вентилятора общего назначения (системные) при использовании вертикального корпуса. На плате расположены два трехконтактных и два четырехконтактных разъема для подключения вентиляторов (JP5J1, JP5J2, JP7A1 и JP6A1). Схема контактов этих коннекторов для подключения вентилятора представлена ниже.

**Таблица 69. Схем контактов 3-контактного разъема вентилятора (передняя J6J1, задняя J3B1)**

Контакт	Сигнал	Тип	Описание
1	Земля	Питание	Заземление
2	Fan Power	Питание	Кабель вентилятора соединяется с FAN_SPEED_CNTL1 (Управление скоростью вентилятора)
3	Fan Tach	Выход	Сигнал FAN_TACH подается на Heceta* для мониторинга скорости вентилятора

**Таблица 70. Схем контактов 4-контактного разъема вентилятора (передняя J5J2, задняя J4B1, процессора J2D1)**

Контакт	Сигнал	Тип	Описание
1	Земля	Питание	Заземление
2	Fan Power	Питание	Fan Power
3	Fan Tach	Выход	Сигнал FAN_TACH подается на Heceta* для мониторинга скорости вентилятора
4	PWM	Управление	Модуляция длительности импульса – управление скоростью вращения вентиляторов

На системной плате начального уровня для серверов Intel® SE7230NH1-E в комплектации LX также предусмотрены четыре восьмиконтактных разъема питания вентиляторов, используемые при установке платы в корпус Intel высотой 1U (J6J1, J6J2, J6J3 и J6J4). Схема контактов этих коннекторов для подключения вентилятора представлена ниже.

**Таблица 71. Схем контактов 8-контактного разъема вентилятора (с лева на право – J5J1, J4J1, J4J3, J4J2)**

Контакт	Сигнал	Тип	Описание
1	Fan Power	Питание	Кабель вентилятора соединяется с FAN_SPEED_CNTL1 (Управление скоростью вентилятора)
2	Fan Tach	Выход	Сигнал FAN_TACH подается на SIO * / Heceta* для мониторинга скорости вентилятора
3	Земля	Питание	Заземление
4	NC		
5	Земля	Питание	Заземление
6	Земля	Питание	Заземление
7	Fan Tach	Выход	Сигнал FAN_TACH подается на SIO * / Heceta* для мониторинга скорости вентилятора
8	Fan Power	Питание	Кабель вентилятора соединяется с FAN_SPEED_CNTL1 (Управление скоростью вентилятора)

## 7.8 Другие разъемы

### 7.8.1 Коннектор датчика вскрытия корпуса

Разъем 1x2 J9A1 используется в корпусах, имеющих датчик вскрытия корпуса. Состояние этого датчика отслеживается контроллером системной платы. Схема контактов для этого разъема находится в предыдущей таблице.

**Таблица 72. Схема контактов разъема кабеля вскрытия (J9A1)**

Контакт	Сигнал
1	INTRUDER_N
2	GND

### 7.8.2 Разъем светового индикатора работы жесткого диска

Для подключения индикатора работы жесткого диска используется 1x2-контактный разъем. Эта перемычка резервируется для карт расширения PCI, которые поддерживают интерфейсы SCSI или SATA с внешним кабелем индикатора активности жесткого диска.

**Таблица 73. Схема контактов разъема светоиндикатора жесткого диска (J1E1) Pin-Out**

Контакт	Сигнал
1	HDD_LED_ACT_N
2	NC

### 7.8.3 Разъемы задней панели ввода/вывода

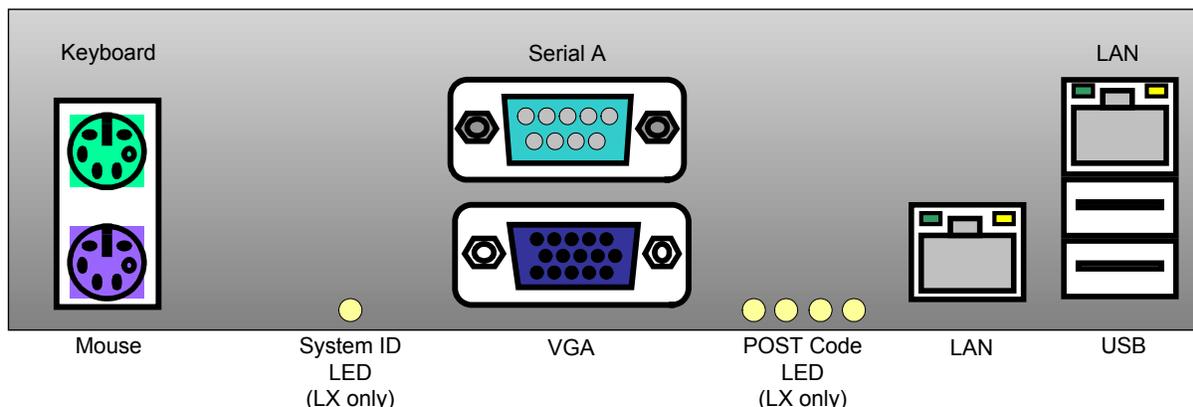


Рисунок 8. Разъемы ввода/вывода задней панели (не расписывается)

### 7.8.4 Индикаторы идентификации системы – только конфигурация LX

Кнопка на передней панели позволяет включать и выключать индикатор, содержащий ID системы.

- Индикаторы идентификации системы будут синими
- Индикаторы идентификации системы будут работать и при питании в режиме ожидания

### 7.8.5 Индикаторы кодов процедуры POST

Четыре индикатора кода POST отображают результат прохождения процедуры POST в шестнадцатеричном виде, начиная с младшего и заканчивая старшим битом. См. раздел 6.2 (Диагностические светодиоды) ниже в этом документе для получения информации об отображении кодов POST.

## 7.9 Блоки перемычек

В данном разделе описывается установка перемычек серверной платы Intel® SE7230NH1-E.

### 7.9.1 Перемычки «Сброс CMOS» и «Режим обслуживания системы»

Обе перемычки представляют собой двухконтактные разъемы (Сброс CMOS = J9G3, Режим настройки = J9H3), расположенные рядом с разъемами передней панели и SATA 1. На системной плате Intel® SE7230NH1-E содержится два блока двухконтактных перемычек, которые используются для сброса NVRAM, восстановления BIOS и включения режима обслуживания системы. По умолчанию каждая функция выставлена в нормальном режиме.

В таблице ниже описываются все варианты установки перемычек.

Таблица 74. Режим обслуживания системы (J9H3)

Название:	Контакт – Контакт	Функция	Описание
Нормальный	1-2	<b>Нормальная работа</b>	Стандартная работы с верными настройками BIOS. Процедура POST пройдет обычным образом.
Конфиг (обслуживание)	2-3	<b>Режим конфигурирования системы</b>	В режиме обслуживания изменяются неверные настройки BIOS, которые иначе не позволили бы процедуре POST завершиться. Настройки изменяются на безопасные для данного оборудования.
Восстановление загрузочного блока	Не горит	<b>Режим восстановления BIOS</b>	Используется для восстановления поврежденного BIOS. Загрузочный носитель с действительной копией BIOS ROM и

Таблица 75. Перемычка «Сброс CMOS» (J9G3)

Название:	Контакт – Контакт	Функция	Описание
Нормальный	1-2	<b>Нормальная работа</b>	В стандартном положении этой перемычки выполняется процедура POST и загрузка операционной системы. Настройки BIOS не изменяются.
Очистка CMOS	2-3	<b>Очищает CMOS (NVRAM)</b>	В положении «Сброс» производится сброс NVRAM после POST. При успешном сбросе CMOS выводится соответствующее системное сообщение. Эта настройка возвращает всем параметрам в BIOS значения по умолчанию, которые могут быть изменены после входа в программу настройки с помощью F2 и выхода из нее с помощью F10 для сохранения настроек.

## 8. Абсолютные максимальные ограничения

Использование системной платы при условиях, превышающих ограничения, перечисленные в таблице ниже, может привести к повреждению системы. Таблица предназначена для целей нагрузочного тестирования. Использование системы при крайних допустимых значениях в течение длительного времени может повлиять на надежность системы.

**Таблица 76. Абсолютные максимальные ограничения**

Температура эксплуатации	5 °C - 50 °C <sup>1</sup>
Температура при хранении	-55 °C до +150 °C
Напряжение всех сигналов с учетом заземления	-0,3 В до Vdd + 0,3 В <sup>2</sup>
Напряжение 3,3 В с учетом заземления	От -0,3 В до 3,63 В
Напряжение 5 В с учетом заземления	От -0,3 В до 5,5 В

**Примечания:**

1. Конструкция корпуса должна обеспечивать достаточную вентиляцию для предотвращения превышения максимальной температуры корпуса процессора
2. VDD – напряжение питания для устройства

### 8.1 Результаты теста «среднее время безотказной работы» (MTBF)

В данном разделе приведены результаты тестирования MTBF, произведенного сторонней тестирующей организацией. MTBF представляет собой стандартную проверку надежности и производительности системной платы в экстремальных условиях работы. Для серверной системной платы SE7221BK1-E MTBF составило 35 часов при 40 градусах Цельсия.



## 9. Проектные условия и спецификации окружающей среды

### 9.1 Параметры энергопотребления серверной платы Intel® SE7230NH1-E

В таблице ниже приведены параметры энергопотребления каждой шины питания системной платы Intel® SE7230NH1-E при использовании с одним процессором (максимум в 128В). В данную конфигурацию включены четыре модуля DIMM DDR2 (1 ГБ), работающие с производительностью не более 70%. Значения в таблице должны использоваться только для справки. Для различных аппаратных конфигураций эти данные будут различаться. Данные в таблице отражают стандартную модель использования при нагрузке выше средней.

Таблица 77. Параметры энергопотребления платы

Ватт			Блок питания, поддерживающий напряжение в шинах						Единица измерения
			AMPS						
Функциональное устройство	Использование	Питание	3,3 В	5 В	12 В	12 В VRM	-12 В	5 В режима ожидания	
Base board Input Totals		290,73 Вт	6,26 Вт	8,47 Вт	6,38 Вт	9,28 Вт	0,05 Вт	1.67	
Base board Discrete Totals	50%	32,02 Вт	1.51	1.17	0.00	0.00	0.00	0.00	
Base board Converters	Эффективность	41,90 Вт	3.24	7.29	0.00	9.28	0.00	1.67	
Base board config Totals		246,80 Вт	1.52	0.00	6.38	0.00	0.05	0.00	
Компоненты системы		45,12 Вт	0.00	2.40	2.76	0.00	0.00	0.00	
Всего в системе		335,85 Вт	6.26	10.87	9.14	9.28	0.05	1.67	Амперы
Общая мощность 3,3 В / 5 В									
Требования к источнику питания – 1U		300 Вт	14А	18А	Макс 12 В+ 12 В VRM		0,5А	2А	
		Пиковая мощность 350 Вт							
Общая мощность 3,3 В / 5 В		100 Вт	1 Амин	1 Амин	2 Амин	2 Амин	0 Амин	1 Амин	

## 9.2 Спецификации блока питания

В данном разделе содержатся рекомендации по конструкции блока питания для использования в основной плате, в том числе спецификации электрических параметров и характеристики последовательности включения/выключения.

**Таблица 78. Спецификации напряжения системной платы**

Параметр	Относительная погрешность	Минимальное значение	Nom	Максимальное значение	Единица измерения
+ 3,3 В	- 5% / +5%	+3,14	+3,30	+3,46	Vrms
+ 5 В	- 5% / +5%	+4,75	+5,00	+5,25	Vrms
+ 12 В	- 5% / +5%	+11,40	+12,00	+12,60	Vrms
- 12 В	- 10% / +10%	-11,40	-12,00	-13,08	Vrms
+5 В SB	- 5% / +5%	+4,75	+5,00	+5,25	Vrms

### 9.2.1 Требования к синхронизации питания

Это временные требования к работе блока питания. Время нарастания выходного напряжения от 10% до значений в пределах установленных параметров (Tvout\_rise) должно составлять от 5 до 70 мс, исключая выходное напряжение 5 В режима ожидания, для которого допускается нарастание от 1,0 до 70 мс. Выходное напряжение на линиях +3,3 В, +5 В и +12 В должно подниматься одновременно. Все напряжение на выходе должно подниматься монотонно. Напряжение на линии +5 В должно быть больше напряжения на линии +3,3 В в любой момент времени. Напряжение на линии +5 В никогда не должно превышать напряжение на линии +3,3 В более чем на 2,25 В. Каждое выходное напряжение должно достигать требуемого значения в пределах 50 мс (Tvout\_on) при включении блока питания. Каждое выходное напряжение должно падать в пределах 400 мс (Tvout\_off) по сравнению с другими напряжениями на выходе при выключении блока питания. В таблицах ниже приведены требования синхронизации к одному источнику питания, подключенному к сети переменного тока, с низким сигналом PSON и сигналом PSON при подаче напряжения переменного тока.

**Таблица 79. Синхронизация выходного напряжения**

Описание	Описание	МИН	МАКС	ЕДИНИЦЫ ИЗМЕРЕНИЯ
Tvout_rise	Время нарастания выходного напряжения для каждого выхода.	5.0 *	70 *	Мс
Tvout_on	Все выходы должны достичь требуемого значения со следующим временным разбросом.		50	Мс
Tvout_off	На всех выходах достигнутое значение должно упасть со следующим временным разбросом.		400	Мс

Допускается время нарастания выходного напряжения 5 В режима ожидания от 1,0 мс до 25,0 мс.

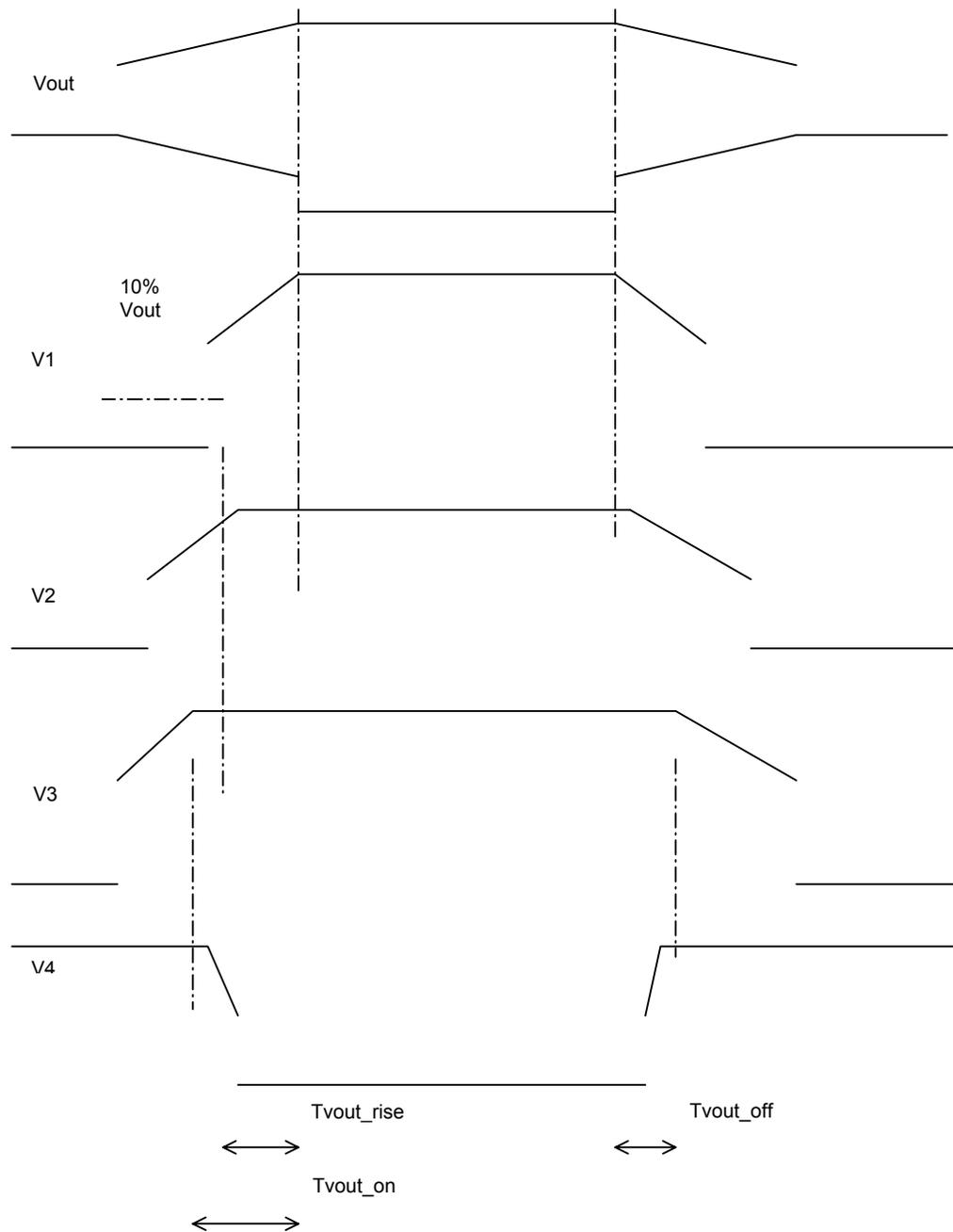


Рисунок 9. Синхронизация выходного напряжения

Таблица 80. Синхронизация включения/выключения питания

Описание	Описание	Минимальное значение	Максимальное значение	Единица измерения
Tsb_on_delay	Задержка от сети переменного тока передается на линию 5VSB в пределах стабилизации.		1500	Мс
T ac_on_delay	Задержка от сети переменного тока передается на все выходные напряжения в требуемых пределах.		2500	Мс
Tvout_holdup	Время, в течение которого все напряжения на выходе остаются в требуемых пределах при отключении сети переменного ток	21		Мс
Trpwok_holdup	Время между отключением сети переменного тока и отключением сигнала PWOK	20		Мс
Trpson_on_delay	Задержка между активизацией PSON# до тех пор, пока напряжение на выходе находится в стабильных пределах.	5	400	Мс
T rpson_pwok	Время между деактивацией PSON# и деактивацией PWOK.		50	Мс
Trpwok_on	Время от достижения напряжения на выходах находится в требуемых пределах до активации сигнала PWOK.	100	1000	Мс
T rpwok_off	Задержка между отключением сигнала PWOK и выходом напряжений на выходе (3,3В, 5В, 12В, -12В) из требуемых пределов.	1	200	Мс
Trpwok_low	Время нахождения сигнала PWOK в отключенном состоянии во время цикла включения/отключения с помощью выключателя или сигнала PSON.	100		Мс
Tsb_vout	Задержка между периодом, когда за регулирование отвечает линия 5В в режиме ожидания и периодом, когда за регулирование отвечает линия 5В после включения сети переменного тока.	50	1000	Мс
T5VSB_holdup	Время, в течение которого все напряжения на выходе остаются в требуемых пределах при отключении сети переменного тока.	70		Мс

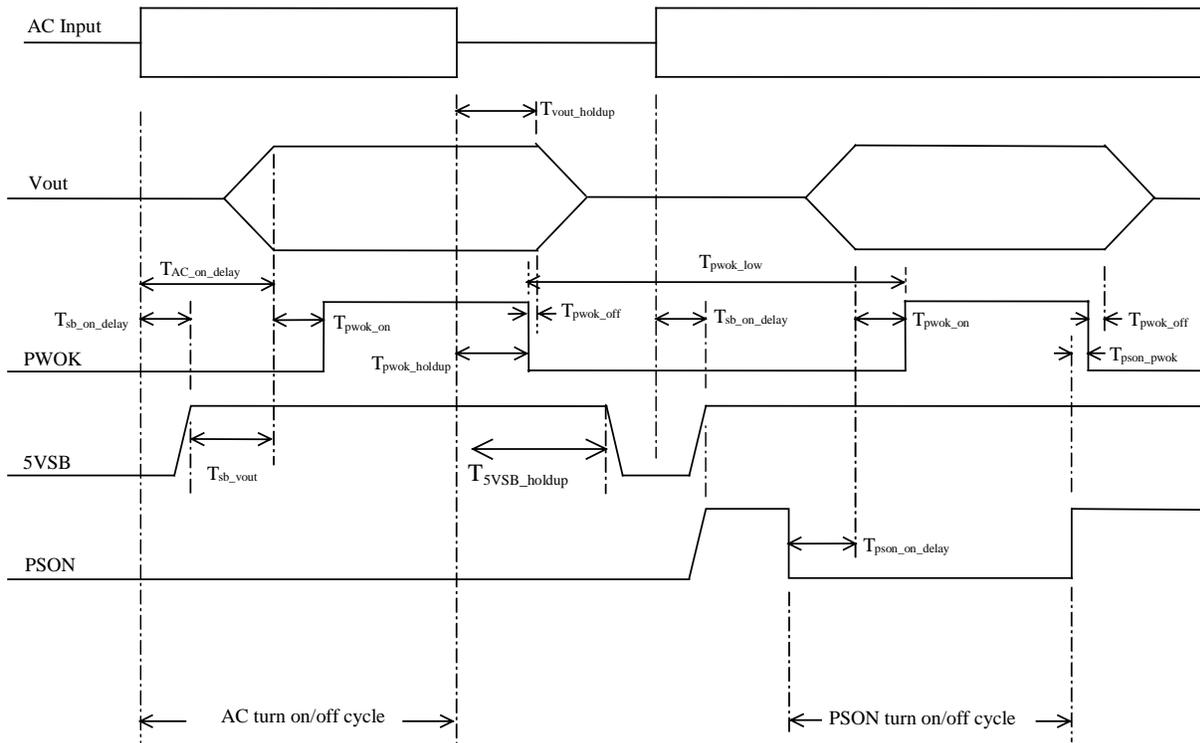


Рисунок 10. Время включения/выключения (сигналы блока питания)

### 9.2.2 Динамическая нагрузка

Выходные напряжения должны оставаться в установленных пределах для шаговых нагрузок и емкостных нагрузок, указанных в таблице расположенной ниже. Частота повторения переходной нагрузки должна проверяться между 50 Гц и 5 КГц в рабочих циклах от 10% до 90%. Частота повторений переходной нагрузки является только тестовой спецификацией. Нагрузка шага  $\Delta$  может возникнуть везде в пределах от минимальной до максимальной нагрузки.

**Таблица 81. Требования к переходной нагрузке**

<b>Вывод</b>	<b><math>\Delta</math> Шаговая нагрузка (Примечание 2)</b>	<b>Скорость нарастания нагрузки</b>	<b>Проверка емкостной нагрузки</b>
+3,3 В	5,0 А	0,25 А/мкс	250 $\mu$ F
+5 В	6,0 А	0,25 А/мкс	400 $\mu$ F
12 В	9,0 А	0,25 А/мкс	500 $\mu$ F
+5 В SB	0,5 А	0,25 А/мкс	20 $\mu$ F

#### Примечания

1. Одновременно могут возникать разные шаговые нагрузки для каждого выходного напряжения 12 В.
2. Для диапазона нагрузки 2 (легкая нагрузка системы) размер тестируемого шага нагрузки должен быть равен 60% от перечисленных.

### 9.2.3 Колебания сети переменного тока

Колебания сети переменного тока определяются как спады и всплески. Состояние спада обычно называется работой при пониженном напряжении и определяется, как падение напряжения сети переменного тока ниже номинального значения. Колебания сети переменного тока определяются как падение напряжения сети переменного тока ниже номинального значения.

Блок питания соответствует требованиям производительности при спадах или всплесках напряжения сети переменного тока.

**Таблица 82. Переходные характеристики спадов в сети переменного тока**

<b>Спады в сети переменного тока</b>				
<b>Длительность</b>	<b>Спад</b>	<b>Рабочее напряжение</b>	<b>Частота сети</b>	<b>Критерий производительности</b>
Постоянная	10%	Номинальные диапазоны напряжения сети переменного тока	50/60 Гц	Нет потерь функциональности или производительности
0 – 1 цикл переменного тока	100%	Номинальные диапазоны напряжения сети переменного тока	50/60 Гц	Нет потерь функциональности или производительности
> 1 цикла переменного тока	>10%	Номинальные диапазоны напряжения сети переменного тока	50/60 Гц	Потеря функциональности в допустимых пределах, возможно восстановление

**Таблица 83. Переходные характеристики всплесков в сети переменного тока**

<b>Всплески в сети переменного тока</b>				
<b>Длительность</b>	<b>Всплеск</b>	<b>Рабочее напряжение</b>	<b>Частота сети</b>	<b>Критерий производительности</b>
Постоянная	10%	Номинальные диапазоны напряжений сети переменного тока	50/60 Гц	Нет потерь функциональности или производительности
0 – S цикл переменного тока	30%	Среднее значение номинальных диапазонов напряжений сети переменного тока	50/60 Гц	Нет потерь функциональности или производительности

## **9.2.4 Спецификация колебаний сети переменного тока**

Блок питания соответствует директиве *EN61000-4-5* и всем дополнительным требованиям *IEC1000-4-5: 1995* и требованиям уровня 3 по отношению к защите от всплесков напряжения, со следующими условиями и исключениями:

- Это временное входное напряжение, не должно привести к появлению каких-либо непредвиденных событий, которые могут привести к нарушению работы, таких как перенапряжение или появление отрицательного всплеска напряжения, это напряжение также не должно привести к активации предохранительных цепей.
- Проверка блока питания на защиту от всплесков напряжения не должна привести к его повреждению.
- Блок питания удовлетворяет условиям проверки на защиту от всплесков напряжения при максимальных и минимальных значениях нагрузок постоянного тока на выходе.

## **9.3 Соответствие продукции нормам и правилам**

### **9.3.1 Соответствие продукции нормам безопасности**

Серверная плата Intel® SE7520JR2 соответствует следующим требованиям безопасности:

- UL60950 – CSA 60950 (США / Канада)
- EN60950 (Европа)
- IEC60950 (международный)
- Сертификация и отчет CB, IEC60950 (отчет, включающий все национальные отклонения по странам)
- ГОСТ Р 50377-92 – в лицензии на систему (Россия)
- Белорусская лицензия – в лицензии на систему (Беларусь)
- CE – Директива низкого напряжения (73/23/EEE) (ЕС)
- Сертификация IRAM (Аргентина)

### **9.3.2 Соответствие требованиям по электромагнитной совместимости – Класс А**

Примечание: Данная продукция должна соответствовать требованиям класса А по излучению, поскольку предназначена для коммерческой продажи. Корпорация Intel стремится снизить границу на 10дБ по сравнению с требованиями класса А.

Серверная плата SE7520JR2 была протестирована на соответствие нижеперечисленным нормам и правилам по электромагнитной совместимости при установке в совместимый корпус Intel и признана удовлетворяющей требованиям этих норм и правил. Информацию по совместимым серверным системным платам можно получить у местного представителя корпорации Intel.FCC (соответствует классу А).

- FCC /ICES-003 – Испускаемое и передаваемое излучение (США/Канада)
- CISPR 22 – Испускаемое и передаваемое излучение (Международные стандарты)
- EN55022 – излучение (Европа)
- EN55024 – устойчивость (Европа)
- CE – Директива по электромагнитной совместимости (89/336/ЕЕС) (Европа)
- Излучения AS/NZS 3548 (Австралия / Новая Зеландия)
- Излучения BSMI CNS13438 (Тайвань)
- ГОСТ Р 29216-91 – Излучение – в лицензии на систему (Россия)
- ГОСТ Р 50628-95 – Устойчивость – в лицензии на систему (Россия)
- Белорусская лицензия – в лицензии на систему (Беларусь)
- RRL, MIC Notice No. 1997-41 (EMC) и 1997-42 (EMI) (Корея)

### **9.3.3 Сертификаты / регистрация / декларации**

- UL (США/Канада)
- Декларация соответствия нормам ЕС
- FCC /ICES-003 (класс А) Испускаемое и передаваемое излучение (США/Канада)
- Декларация соответствия C-Tick (Австралия)
- Декларация соответствия MED (Новая Зеландия)
- Сертификат BSMI (Тайвань)
- ГОСТ – Перечислено в лицензии на систему (Россия)
- Беларусь – Перечислено в лицензии на систему (Беларусь)
- Сертификат RRL (Корея)
- Экологическая декларация (международная норма)

### **9.3.4 Соответствие требованиям по ограничению содержания вредных веществ (RoHS)**

Корпорация Intel ограничивает использование в своей продукции вредных веществ в соответствии с директивой 2002/95/ЕС. Соответствие основано на декларации того, что материалы, запрещенные директивой RoHS или используются в количестве, не превышающем установленные пределы, или в отношении их действует исключение из директивы RoHS. (Примечание: Подробности ограничений RoHS определены не полностью и могут измениться). Ограничительные пороги и запрещенные вещества перечислены ниже.

Ограничение количества 0,1 массовых % (1000 промилле) для следующих веществ: Свинец; ртуть; шестивалентный хром; Polybrominated Biphenyls Diphenyl Ethers (PBDE); и ограничение в 0,01% по массе (100 PPM) для кадмия.

### 9.3.5 Соответствие продукции нормам и правилам маркировки

Настоящая продукция содержит следующую сертификационную маркировку.

**Таблица 84. Сертификационная маркировка продукции**

Соответствие сертификатам	Страна	Маркировка
Маркировка UL	США/Канада	
Маркировка CE	Европа	
Маркировка FCC (Класс А)	США	This device complies with Part 15 of the FCC Rules. Operation of this device is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) This device must accept any interference received, including interference that may cause undesired operation. Manufactured by Intel Corporation
Маркировка EMC (Класс А)	Канада	CANADA ICES-003 CLASS A CANADA NMB-003 CLASSE A
Маркировка BSMI (Класс А)	Тайвань	 警告使用者： 這是甲類的資訊產品，在居住的環境中使用時，可能會造成射頻干擾，在這種情況下，使用者會被要求採取某些適當的對策
Маркировка RRL MIC	Корея	

## 9.4 Замечания по электромагнитной совместимости

### 9.4.1 FCC (США)

Настоящее устройство соответствует требованиям части 15 правил FCC. Его работа регулируется двумя условиями: (1) данное устройство не может создавать вредоносные помехи и (2), данное устройство должно принимать все получаемые помехи, включая помехи, которые могут привести к нарушению работы (1) данное устройство не может создавать вредоносные помехи и (2), данное устройство должно принимать все получаемые помехи, включая помехи, которые могут привести к нарушению работы.

Ответы на вопросы, связанные с электромагнитными характеристиками продукции, можно получить, написав по адресу:

Корпорация Intel  
5200 N.E. Elam Young Parkway  
Hillsboro, OR 97124  
1-800-628-8686

Данное оборудование было подвергнуто тестированию и признано соответствующим нормам для цифровых устройств класса А, согласно части 15 правил FCC. Данные нормы предназначены для обеспечения надежной защиты от вредоносных помех в жилых помещениях. Данное оборудование генерирует, использует и может излучать радиочастотную энергию, и если его установка проводится не в соответствии с инструкциями, оно может вносить помехи в радиопередачу. Однако гарантии отсутствия помех в конкретных случаях не существует. Если данное оборудование приведет к появлению помех в радио и телевидении, пользователь может попробовать устранить помехи с помощью одного из перечисленных ниже способов:

- Изменить направление антенны или переместить ее.
- Увеличить расстояние между оборудованием и приемником.
- Подключить оборудование к розетке в другой электрической цепи, а не в той, куда подключен приемник.
- Связаться с поставщиком или проконсультироваться у квалифицированного теле/радиотехника.

Любые изменения или модификации, которые прямо не разрешаются, могут привести к потере покупателем права использования оборудования. Покупатель несет ответственность за обеспечение совместимости модифицированной продукции.

К данному компьютерному устройству могут подключаться только периферийные устройства (компьютерные устройства ввода/вывода, терминалы, принтеры, и т.п.) соответствующие нормам FCC класса В. Использование с несовместимыми периферийными устройствами скорее всего приведет к помехам при приеме радио- и телевизионных сигналов.

Все кабели, используемые для подключения периферийных устройств, должны быть экранированы и заземлены. Использование незаземленных или неэкранированных кабелей может привести к помехам при приеме радио- и телевизионных сигналов.

#### **9.4.2 Канада (ICES-003)**

Cet appareil numérique respecte les limites bruits radioélectriques applicables aux appareils numériques de Classe A prescrites dans la norme sur le matériel brouilleur: «Appareils Numériques», NMB-003 édictée par le Ministre Canadien des Communications.

Данное цифровое устройство не превышает ограничений класса А для излучения радиопомех цифровыми устройствами, содержащихся в стандарте министерства связи Канады на оборудование, вызывающее помехи, озаглавленном: «Digital Apparatus» ICES-003 Министерства Связи Канады.

### 9.4.3 Европа (декларация соответствия ЕС)

Данная продукция была протестирована в соответствии с директивой о низком напряжении (73/23/ЕЕС) и директивой по электромагнитной совместимости (89/336/ЕЕС), и признана соответствующей установленным в них нормам. Для подтверждения данного соответствия продукция была маркирована соответствующим образом.

### 9.4.4 Декларация соответствия нормам Тайваня (BSMI)

警告使用者：  
這是甲類的資訊產品，在居住的環境中使用時，  
可能會造成射頻干擾，在這種情況下，使用者會  
被要求採取某些適當的對策

Сертификационная маркировка BSMI и предупреждение по электромагнитной совместимости располагаются снаружи с задней стороны продукции.

### 9.4.5 Соответствие стандарту RRL (Корея)



1. 기기의 명칭(모델명) :
2. 인증번호 :
3. 인증받은 자의 상호 :
4. 제조년월일 :
5. 제조자/제조국가 :

Перевод на русский язык:

Тип оборудования (Название модели): Лицензия и продукция

Сертификационный номер На сертификате RRL. Получите сертификат у представителя корпорации Intel в Вашем регионе

Наименование получателя сертификата: Корпорация Intel

Дата производства: См. код даты на изделии.

Производитель / Страна: Корпорация Intel /См. указание страны происхождения на изделии

### 9.4.6 Австралия / Новая Зеландия

Данная продукция была протестирована на соответствие стандартам AS/NZS 3548 и была признана соответствующей этим стандартам и маркирована знаком C-Tick для подтверждения этого соответствия.

## 9.5 Среднее время наработки на отказ

Среднее время наработки на отказ для серверной системной платы Intel SE7230NH1-E в заводской конфигурации показано в таблице ниже.

**Таблица 85. Среднее время наработки на отказ**

<b>Код продукции</b>	<b>Расчетное среднее время наработки на отказ</b>	<b>Температура эксплуатации</b>
Серверная системная плата Intel® SE7230NH1 начального уровня	282569 часов	35 градусов С
Серверная системная плата Intel® SE7230NH1 начального уровня	111326 часов	55 градусов С
Серверная системная плата Intel® SE7230NH1LX начального уровня	265866 часов	35 градусов С
Серверная системная плата Intel® SE7230NH1LX начального уровня	104745 часов	55 градусов С

## 9.6 Механические спецификации

На рисунках ниже изображена схема серверной системной платы Intel SE7230NH1-E. Обновление данного раздела будет произведено в следующей версии настоящего документа.

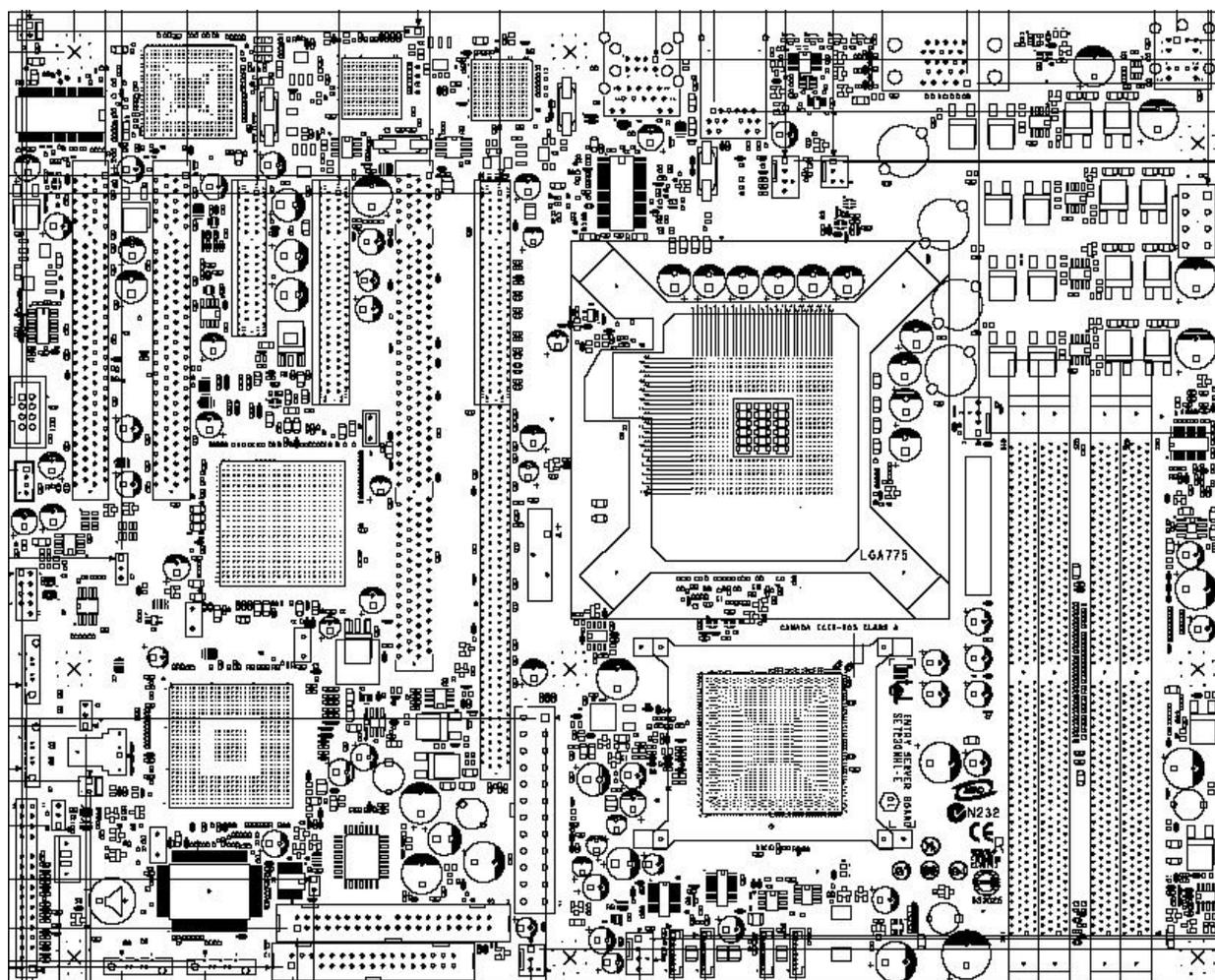


Рисунок 11. Серверная системная плата Intel® SE7230NH1-E начального уровня – Механическая схема

На рисунке ниже приведена схема защитной панели ввода/вывода для использования в вариантах для установки в стойку, как-то в серверных корпусах Intel® SC5200 для обеих конфигураций (Intel® SE7230NH1-E и Intel® SE7230NH1-E (LX)).

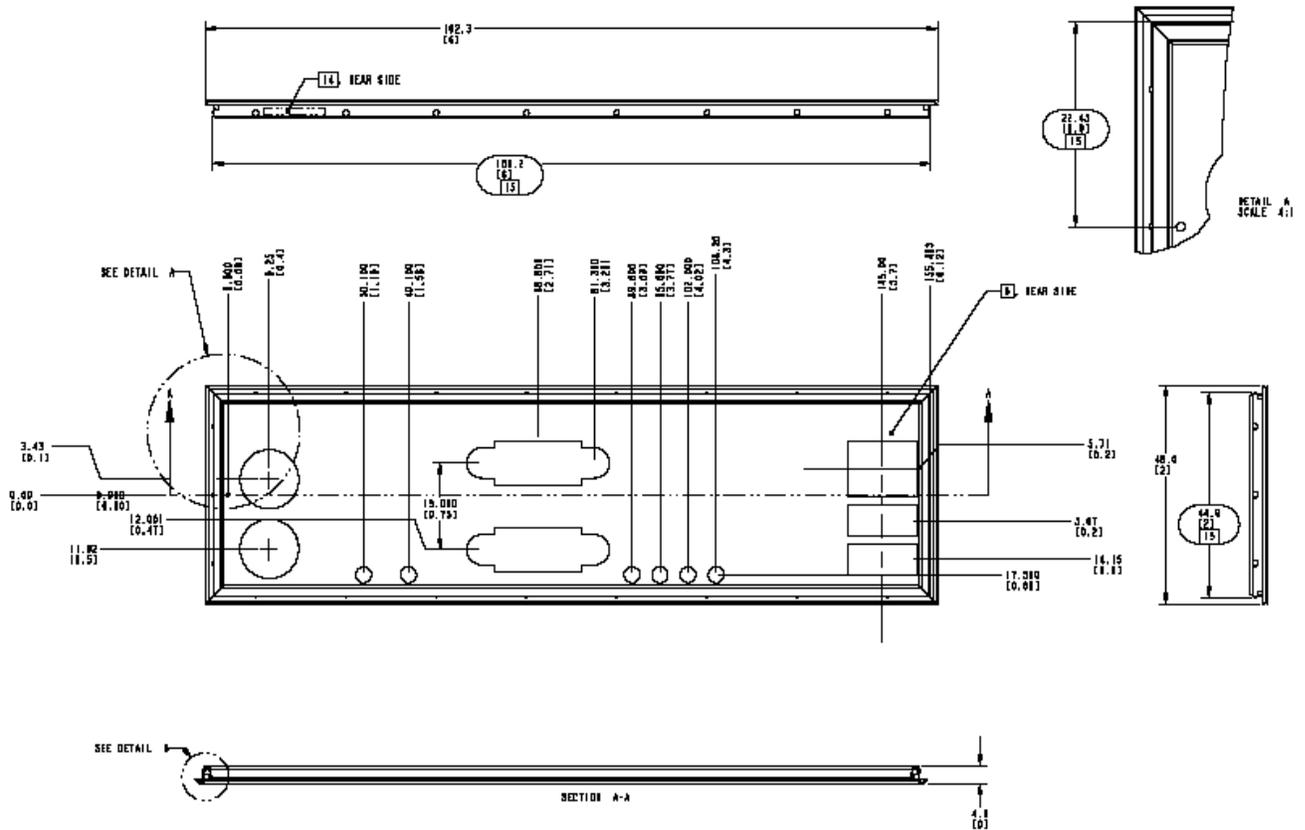


Рисунок 12. SKU 1 вертикальная компоновка, механическое извлечение  
панели ввода-вывода

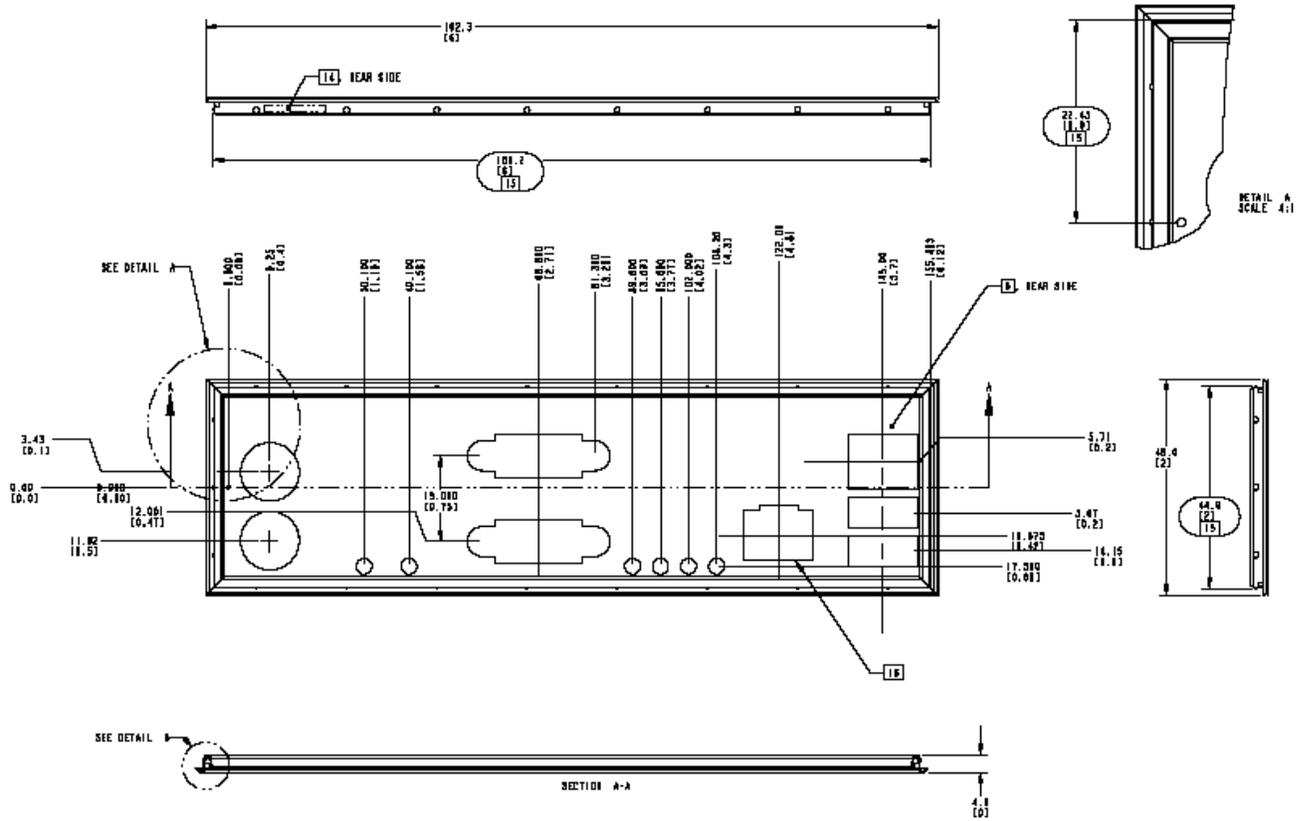


Рисунок 13. SKU 2 вертикальная компоновка, механическое извлечение  
панели ввода-вывода

## 10. Аппаратный мониторинг

### 10.1 Компоненты мониторинга системы

Серверная системная плата Intel SE7230NH1-E имеет интегрированную микросхему Heceta\*, отвечающую за мониторинг аппаратного обеспечения. Микросхема Heceta\* обеспечивает мониторинг основного аппаратного обеспечения сервера, оповещающий системного администратора о произошедшем сбое работы аппаратного обеспечения системной платы. В Super I/O\* PC8374LOIBU и SMC LP47M182NR некоторые контакты отвечают за управление вентиляторами и их мониторинг. Ниже приведена таблица датчиков и коннекторов системной платы, для которых производится мониторинг.

**Таблица 86. Компоненты мониторинга системы**

Описание		Описание	
<b>Напряжение</b>	P_VCC (PIN #24)	Мониторинг напряжения процессора	Heceta*
	P12V (PIN #21)	Мониторы +12Vin на систему +поддержка 12В	Heceta*
	P1V8 (PIN #22)	Мониторы мощностью 1,8В DDRII	Heceta*
	P5V (PIN #20)	Мониторинг: +5 В	Heceta*
<b>Скорость вентилятора</b>	PWM1 (PIN #24)	Управление системными вентиляторами передней панели (JP5J1, JP5J2, JP7A1, JP6A1, J6J3, J6J1, J6J4, J6J2)	Heceta*
	PWM2 (PIN #10)	Управление вентиляторами процессора (J7A1)	Heceta*
	PWM3 (PIN #13)	Нет	Heceta*
	TACH1 (PIN #11)	Мониторинг вентилятора процессора (J7A1)	Heceta*
	TACH2 (PIN #12)	Мониторинг системного вентилятора SYS FAN_3 (JP5J1)	Heceta*
	TACH3 (PIN #9)	Мониторинг системного вентилятора SYS FAN_4 (JP5J2)	Heceta*
	FANIN0 (PIN #66)	Мониторинг системного вентилятора SYS FAN_2 Super I/O* (JP7A1) / SYS FAN_5A (J6J1)	
	FANIN1 (PIN #81)	Мониторинг системного вентилятора SYS FAN_1 Super I/O* (JP6A1) / SYS FAN_5B (J6J1)	
	FANIN2 (PIN #77)	Мониторинг системного вентилятора SYS FAN_6A (J6J2)	Super I/O*
	FANIN3 (PIN #76)	Мониторинг системного вентилятора SYS FAN_6B (J6J2)	Super I/O*
	FANIN4 (PIN #75)	Мониторинг системного вентилятора SYS FAN_8A (J6J4)	Super I/O*
	FANIN5 (PIN #83)	Мониторинг системного вентилятора SYS FAN_8B (J6J4)	Super I/O*
	FANIN6 (PIN #36)	Мониторинг системного вентилятора SYS FAN_7A (J6J3)	Super I/O*
FANIN7 (PIN #9)	Мониторинг системного вентилятора SYS FAN_7B (J6J3)	Super I/O*	
<b>Температура</b>	H_TEMP_DA/C	Контроль температуры процессора	Heceta*

### 10.1.1 Управление скоростью вентиляторов

BIOS настроен на управление вентиляторами. В настоящее время изменения в механизмах управления вентиляторами не поддерживаются средством Intel® ToolKit (iTK) и системной платой для серверов Intel® SE7230NH1-E.

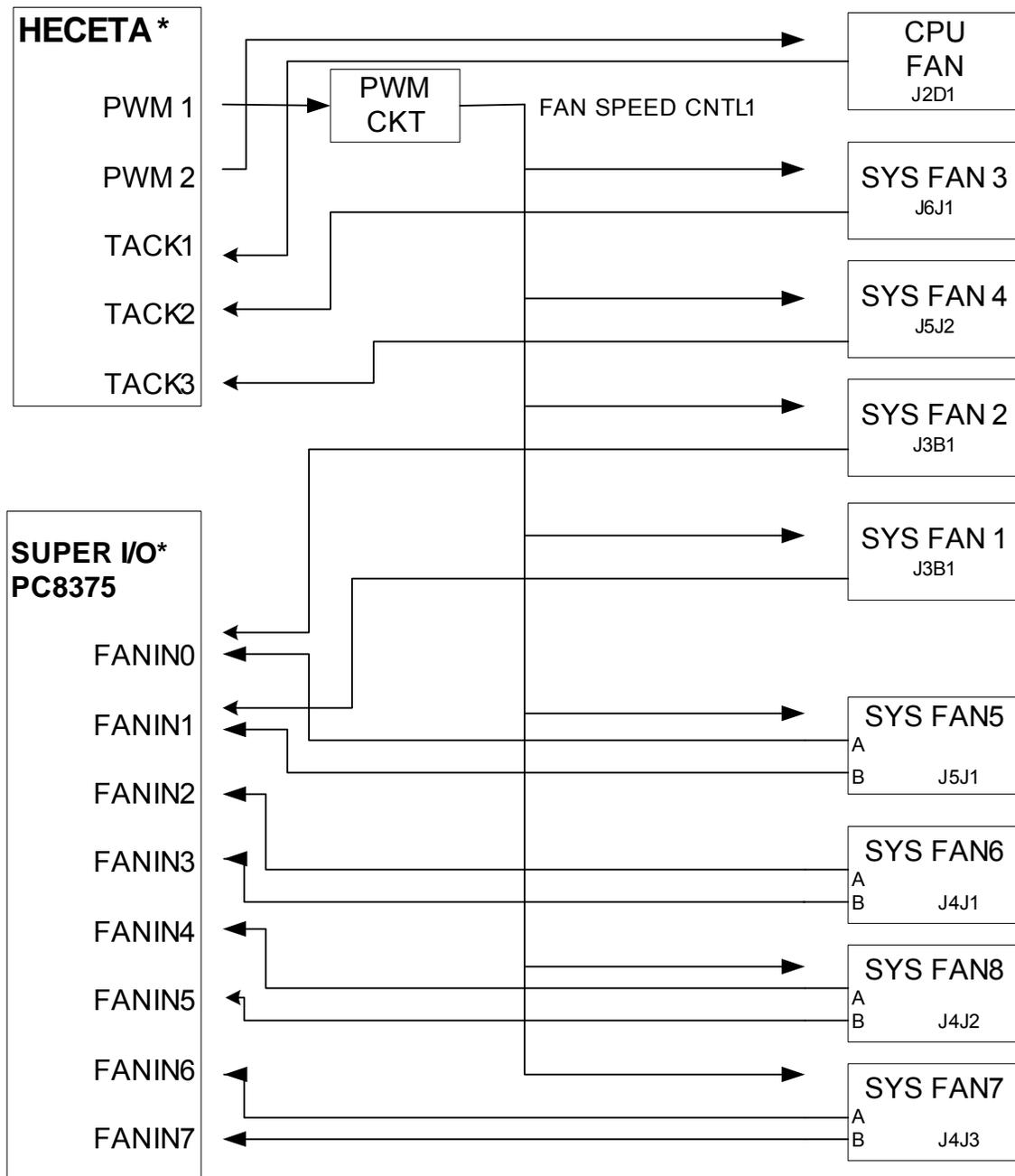


Рисунок 14. Блок-схем управления скоростью вентиляторов

### **10.1.2 Вскрытие корпуса**

Серверная системная плата Intel SE7230NH1-E поддерживает функцию безопасности, определяющую открытие крышки корпуса. Для того чтобы схема определения открытия крышки корпуса работала, блок питания компьютера должен быть подключен к сети переменного тока. Эта система содержит механический переключатель, расположенный на корпусе, который крепится к разъему обнаружения вскрытия корпуса. При снятии крышки корпуса механический переключатель переходит в открытое состояние.



## Глоссарий

В данном приложении содержатся термины, используемые в предшествующих главах. Для удобства использования сначала приведены термины, начинающиеся с цифр (например, «82460GX»), а затем остальные термины в алфавитном порядке (например, «AGP 4x»). Затем в первую очередь вводятся акронимы, а затем идут простые термины.

Термин	Определение
Интерфейс ACPI	Расширенный интерфейс конфигурации и питания
ANSI	Американский Национальный Институт Стандартов
AP	Процессор приложений
ASIC	Специализированная интегральная схема
ASR	Асинхронная перезагрузка
BGA	Массив с шаровой сеткой
BIOS	Базовая система ввода/вывода
Byte	8 бит.
CMOS	В настоящей спецификации данный термин означает PC-AT-совместимый участок памяти объемом 128 байт с резервным питанием от батареи, обычно располагающийся на серверной системной плате.
DCD	Обнаружение несущей данных
DMA	Прямой доступ к памяти
DMTF	Рабочая группа по управлению развитием настольных вычислительных систем
ECC	Код коррекции ошибок
EMC	Электромагнитная совместимость
EPS	Внешняя спецификация продукции
ESCD	Расширенные данные по конфигурации системы
FDC	Контроллер флоппи-дисков
FIFO	первым пришел - первым обслужен (дисциплина очереди)
FRU	Устройство, заменяемое в полевых условиях
ГБ	1024 МБ
GPIO	Общецелевое устройство ввода/вывода
GUID	Глобальный уникальный идентификатор
Гц	Герц (1 цикл/сек.)
HDG	Руководство по конструкции технического объекта
I2C	Шина с интегрированной цепью
IA	Архитектура Intel®
ICMB	Интеллектуальная шина управления корпусом (Intelligent Chassis Management Bus)
IERR	Внутренняя ошибка
IMB	Inter Module Bus
IP	Протокол Интернет
IRQ	Запрос прерывания
ITP	Целевой зонд (in-target probe)

Продолжение на следующей странице

Термин	Определение
КБ	1024 байт
KCS	Стиль контроллера клавиатуры (Keyboard Controller Style)
ЛС	Локальная сеть
LBA	Логический адрес блока (Logical Block Address)
LCD	Жидкокристаллический дисплей
LPC	Малое количество контактов (Low pin count)
LSB	Наименее значимый бит (Least Significant Bit)
МБ	1024 КБ
МБЕ	Многоразрядная ошибка (Multi-Bit Error)
Ms	Миллисекунда
MSB	Наиболее значимый бит (Most Significant Bit)
Среднее время наработки на отказ	Среднее время безотказной работы
Мух	мультиплексор
NIC	Сетевой адаптер
NMI	Немаскируемое прерывание
OEM	изготовитель комплектного оборудования
Ohm	Ом, единица электрического сопротивления
PBGA	Разъем PBGA (Pin Ball Grid Array)
PERR	Parity Error
PIO	Программируемый контроллер ввода/вывода
PMB	Шина частного управления (Private Management Bus)
PMC	Контроллер управления платформой
PME#	Событие управления питанием
PnP	Plug and Play
POST	Тестирование системы при включении (Power-on Self Test)
PWM	Широтно-импульсный модулятор
RAIDIOS	RAID I/O Steering
RAM	Оперативное запоминающее устройство, ОЗУ
RI	Индикатор звонка (Ring Indicate)
RISC	Вычисления с сокращенным набором команд (Reduced instruction set computing)
RMCP	Протокол дистанционного управления (Remote Management Control Protocol)
ROM	постоянное запоминающее устройство, ПЗУ
RTC	Часы реального времени
SBE	Одноразрядная ошибка
SCI	Прерывание конфигурации системы
SDR	Запись показаний датчика (Sensor Data Record)
SDRAM	Синхронное динамическое ЗУПВ
SEL	Журнал событий системы
SERIRQ	Последовательные запросы прерывания (Serialized Interrupt Requests)
SERR	Ошибка системы

Продолжение на следующей странице

<b>Термин</b>	<b>Определение</b>
SM	Управление сервером
SMI	Прерывание управления сервером. SMI имеет самый высокий приоритет среди немаскируемых прерываний.
SMM	Режим управления системой
SMS	ПО для управления системой
SNMP	Простой протокол управления сетью
SPD	Система идентификации модулей памяти (Serial Presence Detect)
SSI	Инфраструктура серверных стандартов (Server Standards Infrastructure)
TPS	Техническая спецификация продукции
UART	Универсальный асинхронный приемопередатчик
Порт USB	Универсальная последовательная шина (Universal Serial Bus)
Разъем VGA	Видеоадаптер
VID	Идентификация уровня напряжения
VRM	Модуль стабилизатора напряжения
Слово	16-битное количество
ZCR	Нулевой канал RAID (Zero-Channel RAID)



## **Справочная документация**

Дополнительную информацию можно получить из следующих документов:

- *Спецификация набора плат*, корпорация Intel® Corporation, номер документа xx-xxxx.
- *Системная спецификация*, корпорация Intel®, номер документа xx-xxxx.

